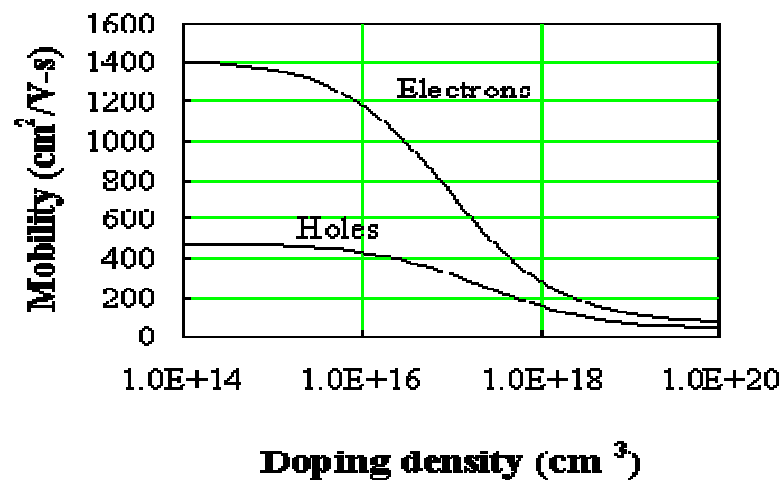




SEMICONDUTTORI ESTRINSECI: EFFETTO SULLA MOBILITÀ



- Anche le mobilità di elettroni e lacune sono influenzate dal drogaggio



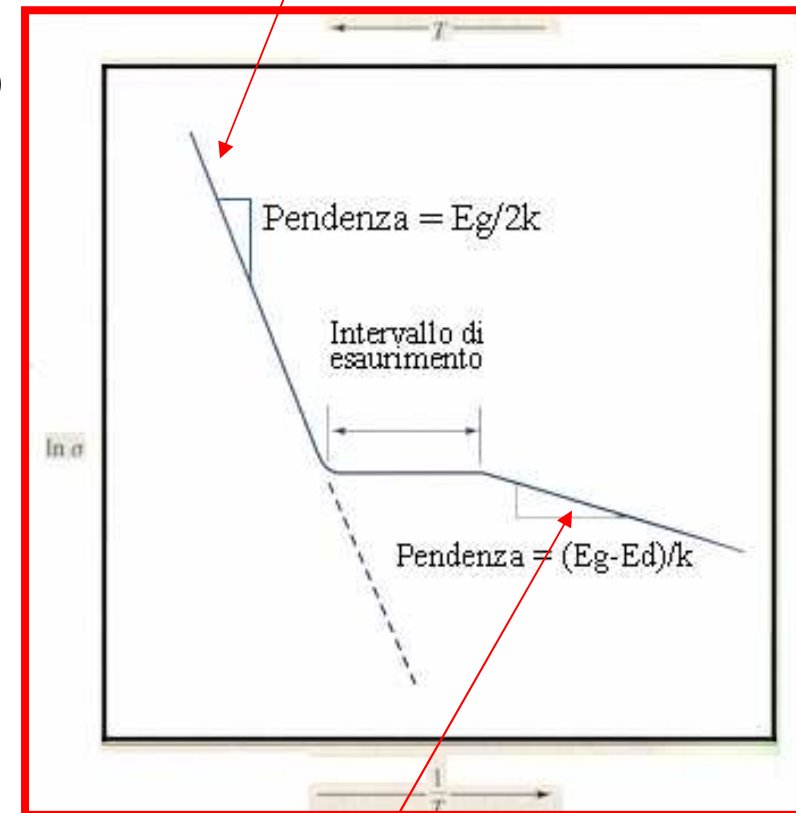


SEMICONDUTTORI ESTRINSECI: CONDUCIBILITÀ ELETTRICA



- A temperatura ambiente per avere silicio drogato con arsenico dentro l'intervallo di esaurimento: 10^{21} atomi As/m³.
- Nei semiconduttori di tipo-p si parla di intervallo di saturazione.
- È importante osservare gli i semiconduttori devono operare in tali intervalli in modo che σ sia poco variabile con T .

Comportamento intrinseco



Ionizzazione delle impurezze



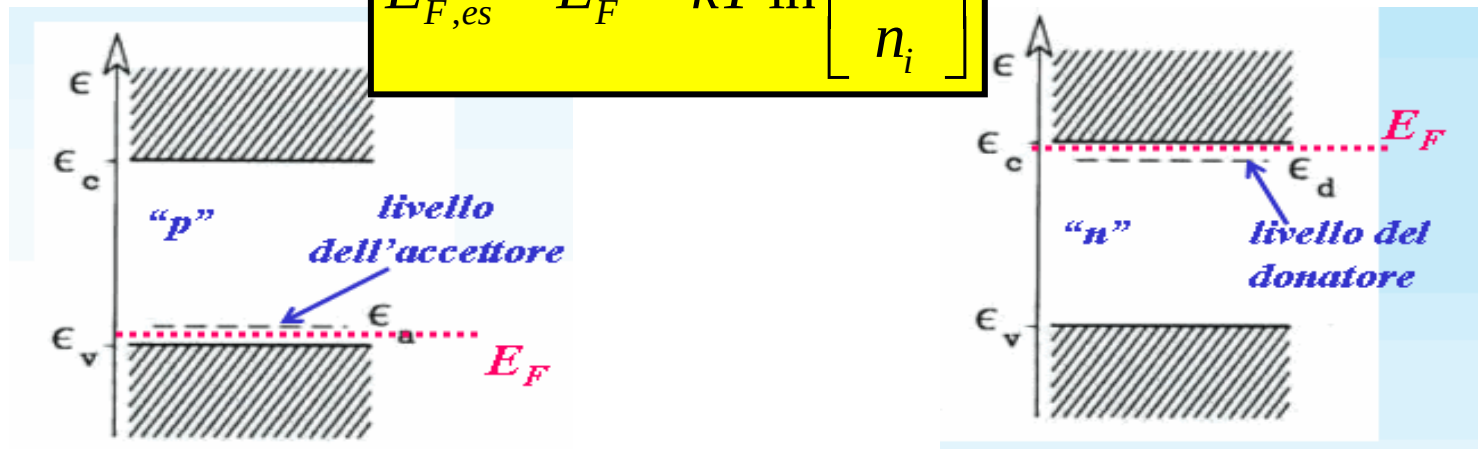
SEMICONDUTTORI ESTRINSECI: LIVELLO E_F



Nei semiconduttori estrinseci il livello di Fermi ($E_{F,es}$) si sposta verso l'alto per quelli di tipo-n e verso il basso per quelli di tipo-p.

Nell'ipotesi che l'approssimazione $E_C - E_{F,es} \gg kT$ sia conservata la posizione del livello di Fermi per semiconduttore estrinseco di tipo-n si può determinare da:

$$E_{F,es} - E_F = kT \ln \left[\frac{N_d}{n_i} \right]$$

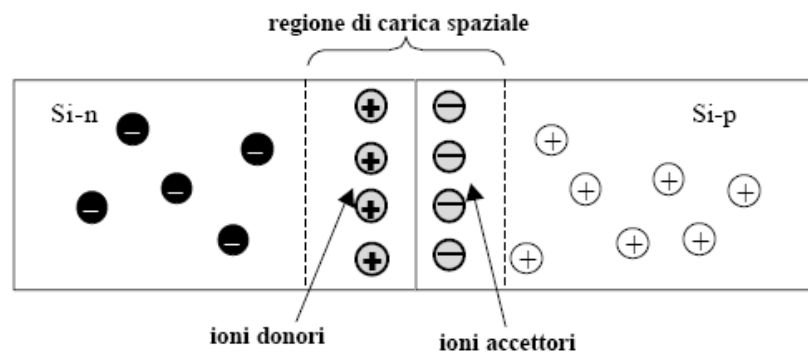




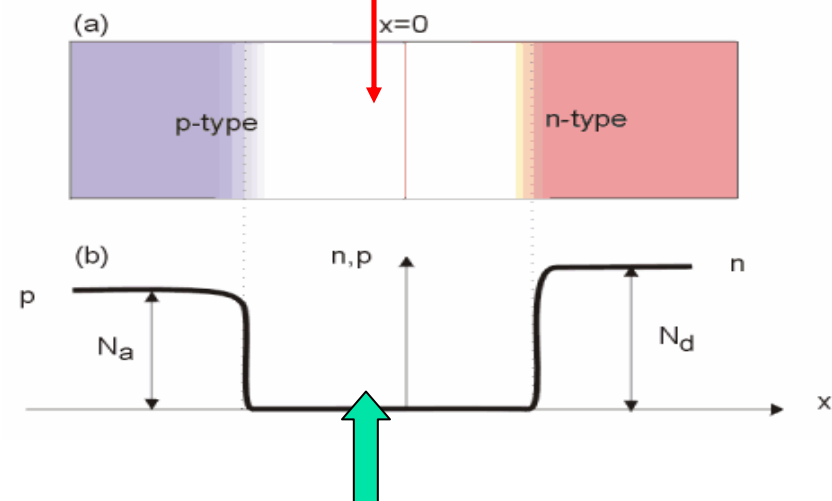
GIUNZIONE p-n

Giunzione p-n: pezzo di semiconduttore tipo-n unito ad un pezzo di semiconduttore di tipo-p (in realtà si prepara per diffusione allo stato solido di droganti tipo-p su un semiconduttore di tipo-n).

Le proprietà elettriche della giunzione p-n sono alla base di tutti i dispositivi basati sui semiconduttori.



Regione di svuotamento ($\sim 10^{-4}$ cm)



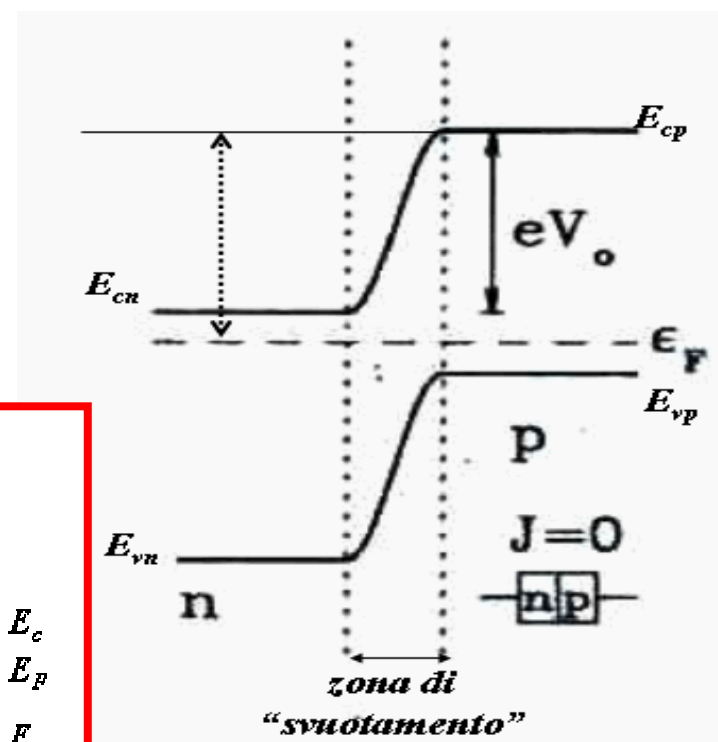
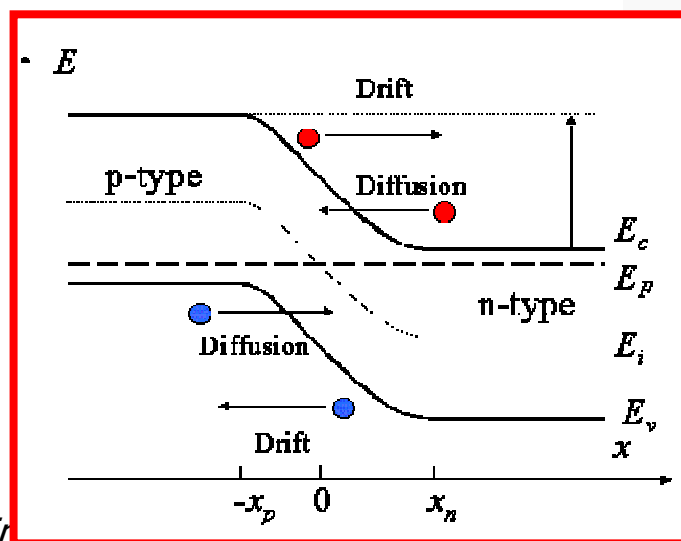
Ampiezza della regione di svuotamento inversamente proporzionale al drogaggio



GIUNZIONE p-n: EQUILIBRIO TERMICO



Non c'è tensione applicata ai capi della giunzione.
Flusso di elettroni e lacune
fino al raggiungimento
dell'equilibrio:
i livelli di Fermi delle due
regioni si allineano

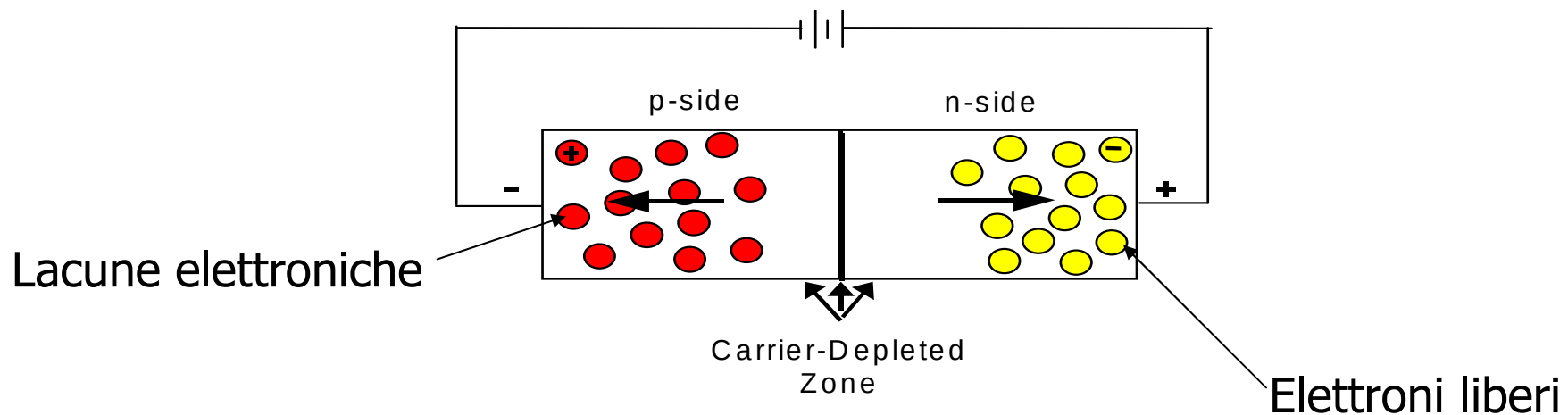




GIUNZIONE p-n: POLARIZZAZIONE INVERSA



- Collegando gli estremi della giunzione ad una batteria come in figura:



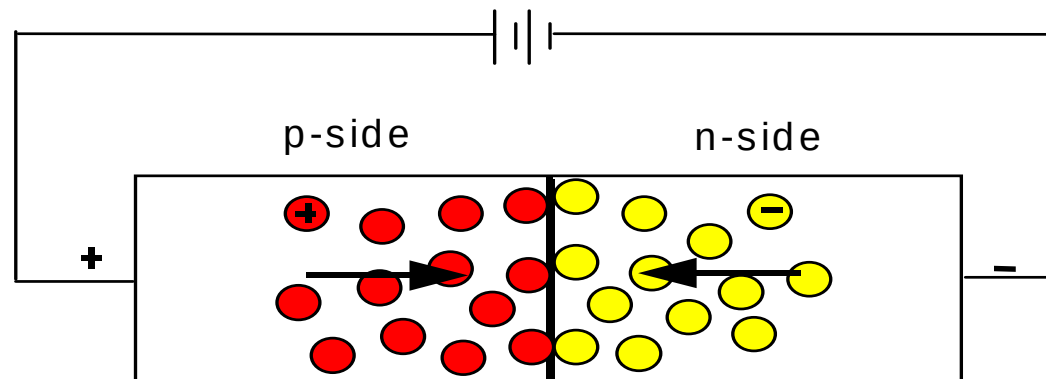
- In ciascun lato della giunzione i portatori di maggioranza sono allontanati dalla giunzione stessa. Lungo la giunzione può circolare solo una debolissima corrente, legata ai portatori di minoranza, praticamente indipendente dalla tensione V applicata (corrente di dispersione $\sim \mu\text{A}$).



GIUNZIONE p-n: POLARIZZAZIONE DIRETTA



- Collegando gli estremi della giunzione ad una batteria come in figura:



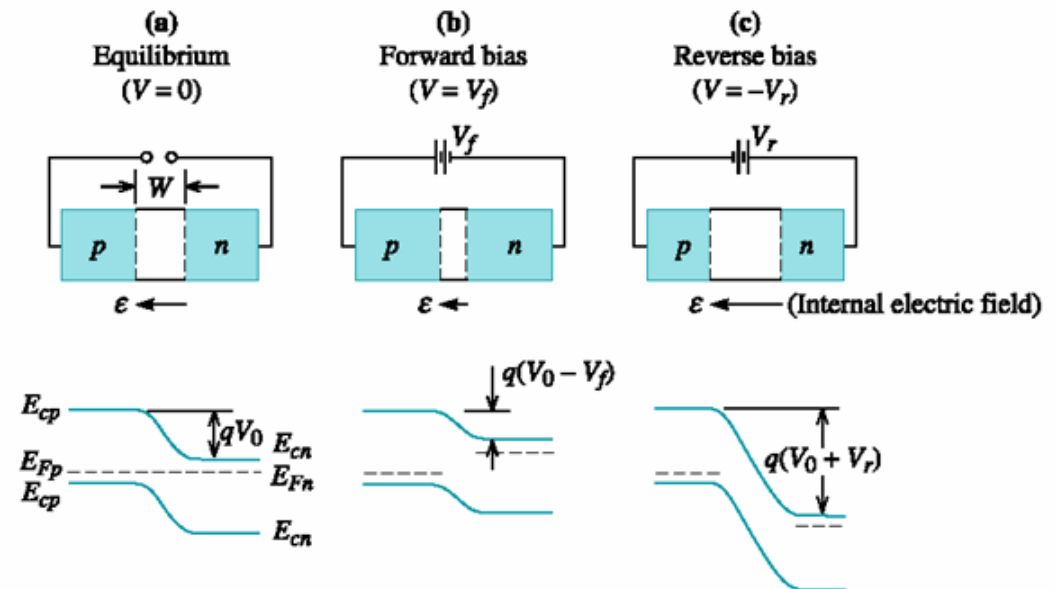
- In ciascun lato della giunzione i portatori di maggioranza sono spinti verso la giunzione. Lungo la giunzione circola una elevata corrente, legata ai portatori di maggioranza, che dipende dalla tensione V applicata.



GIUNZIONE p-n: MODIFICA DEI DIAGRAMMI A BANDE ENERGETICHE



I diagrammi a bande energetiche si modificano per conformarsi alla condizione di equilibrio termico.





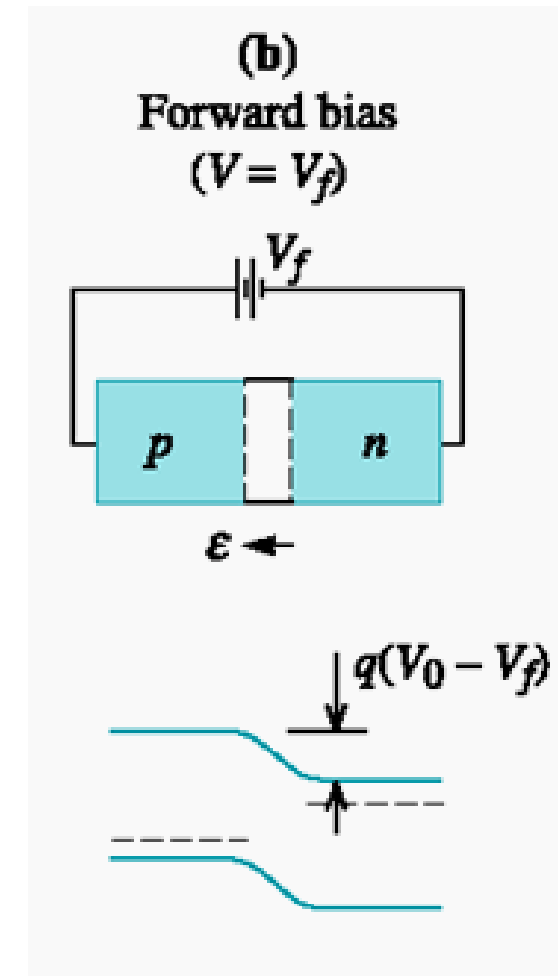
GIUNZIONE p-n: CALCOLO DELLA CORRENTE CIRCOLANTE



Si può dimostrare che la corrente circolante in una giunzione polarizzata è data dalla seguente equazione (di Shockley):

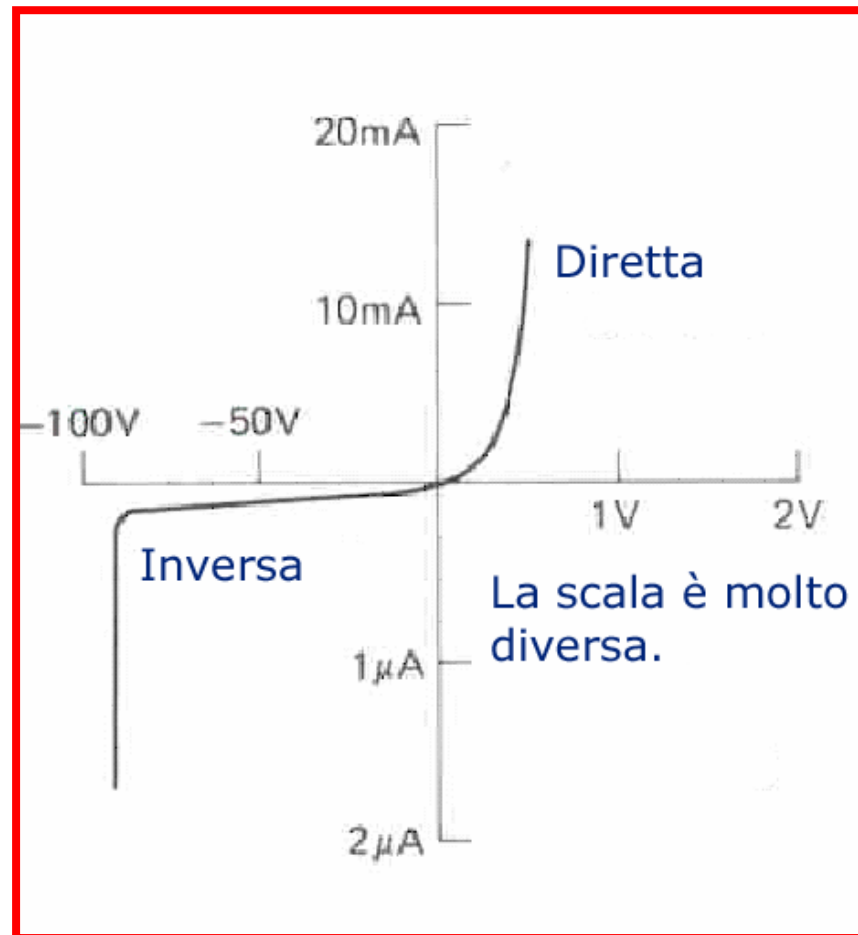
$$I = I_0 \left[\exp\left(\frac{eV}{kT}\right) - 1 \right]$$

I_0 è la corrente di dispersione





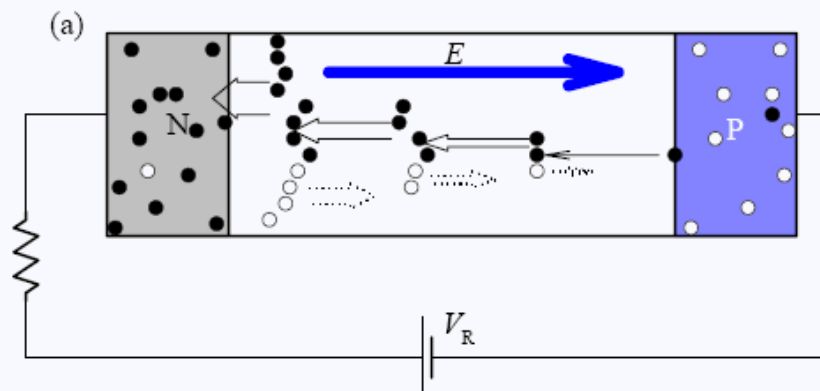
GIUNZIONE p-n: CURVA CARATTERISTICA I-V



GIUNZIONE p-n: MECCANISMI DI SCARICA



- Meccanismi di rottura (breakdown) della giunzione quando la polarizzazione inversa oltrepassa una certa soglia:
 - a) breakdown per effetto valanga (avalanche breakdown)
 - b) breakdown per effetto Zener (Zener breakdown)
- **EFFETTO VALANGA**: per campi elettrici molto elevati gli e^- hanno energia cinetica superiore a E_g ; diventa probabile che urti tra questi e^- e il reticolo diano luogo alla formazione di coppie lacune-elettroni, le quali a loro volta danno urti in grado di generare altre coppie di portatori con un fenomeno di **moltiplicazione a valanga**. Ogni materiale è caratterizzato da un valore soglia di campo oltre il quale ha luogo l'effetto valanga.

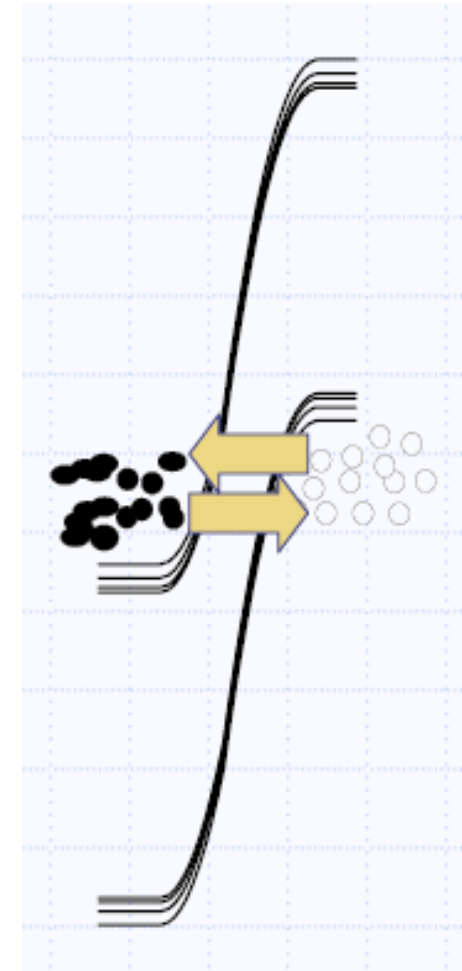




GIUNZIONE p-n: MECCANISMI DI SCARICA



- **EFFETTO ZENER:** quando la zona di svuotamento è sottile è possibile che gli elettroni attraversino la giunzione per effetto tunnel tra gli elettroni della BV (zona p) e la BC (zona n) (fenomeno quantistico): sono rotti i legami covalenti dal campo elettrico. Il fenomeno è favorito da una zona di svuotamento sottile (drogaggio pesante). Tranne drogaggi molto forti il campo di rottura per effetto valanga è inferiore a quello Zener.

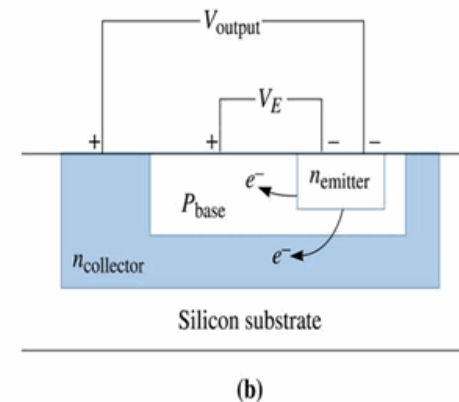
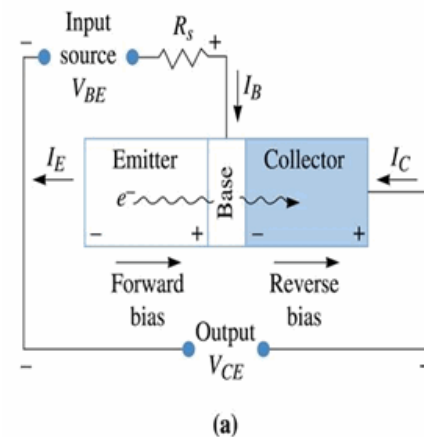




APPLICAZIONI DELLE GIUNZIONI p-n



- La giunzione p-n è alla base dei componenti elettronici fondamentali quali transistor, MOSFET, diodi, ecc.



MATERIALI PER SEMICONDUTTORI



- I materiali potenzialmente utilizzabili come semiconduttori sono molteplici:
- Si, Ge elementi
- GaAs, InP, InSb come composti III-V
- CdTe, ZnS come composti II-VI

		IIIB		IVB		VB		VIB		
		5 4275 2300 2.34 10.81 3 B 1s ² 2s ² p ¹ Boron	6 4470* 4100* 2.62 12.011 ±4.2 3 C 1s ² 2s ² p ² Carbon	7 77.35 63.14 1.251* 14.0067 ±3.5,4.2 3 N 1s ² 2s ² p ³ Nitrogen	8 90.18 50.35 1.429* 15.9994 -2 4 O 1s ² 2s ² p ⁴ Oxygen					
		13 2793 933.25 2.70 26.98154 3 Al [Ne]3s ² p ¹ Aluminum	14 3540 1685 2.33 28.0855 4 Si [Ne]3s ² p ² Silicon	15 550 317.30 1.82 30.97376 ±3.5,4 3 P [Ne]3s ² p ³ Phosphorus	16 717.75 388.36 2.07 32.06 ±2.4,6 2 S [Ne]3s ² p ⁴ Sulfur					
IIB		30 546 1180 692.73 7.14 65.38 2 Zn [Ar]3d ¹⁰ 4s ² Zinc	31 2478 302.90 5.91 69.72 3 Ga [Ar]3d ¹⁰ 4s ¹ Gallium	32 3107 1210.4 5.32 72.59 4 Ge [Ar]3d ¹⁰ 4s ² Germanium	33 75.94 63.54 5.72 74.9216 ±3.5 3 As [Ar]3d ¹⁰ 4s ² Arsenic	34 958 494 4.80 78.96 -2.4,6 3 Se [Ar]3d ¹⁰ 4s ² Selenium				
		48 868 1040 594.10 6.65 112.41 2 Cd [Kr]4d ¹⁰ 5s ² Cadmium	49 2346 429.76 7.31 114.82 3 In [Kr]4d ¹⁰ 5s ¹ Indium	50 2876 505.06 7.39 118.69 4.2 4 Sn [Kr]4d ¹⁰ 5s ² Tin	51 1860 904 6.68 121.75 ±3.5 3 Sb [Kr]4d ¹⁰ 5s ² Antimony	52 1261 722.65 6.24 127.60 -2.4,6 4 Te [Kr]4d ¹⁰ 5s ² Tellurium				



MATERIALI PER SEMICONDUCTORI



- Cosa ha dettato il successo del silicio come materiale principe per l'elettronica? Due caratteristiche non del Si, ma del suo ossido SiO_2 :
 - L'ossido di silicio (SiO_2) risulta praticamente **impermeabile** alle impurezze utili al drogaggio del silicio (**maschera**).
 - L'ossido può essere rimosso con acido fluoridrico (**HF**) a cui invece è inerte il silicio (**selettività** dell'attacco chimico).



TECNOLOGIA DEL SILICIO

Diffusione del silicio sulla crosta terrestre: 27.7 % (secondo solo ad O)

Minerali più importanti: silicati (di moltissimi tipi differenti), quarziti e sabbia (gli ultimi due sono a base di silice SiO_2). La silice è la materia prima per la preparazione del silicio purissimo.

Caratteristiche principali del silicio:

Simbolo Si, $Z = 14$, $PA = 28.086$

Solido covalente con struttura cristallina tipo diamante, $a = 0.357 \text{ nm}$ ($N \approx 5 \times 10^{28} \text{ atomi/m}^3$)

Densità 2.33 g/cm^3 , $T_f = 1410 \text{ }^\circ\text{C}$



TECNOLOGIA DEL SILICIO

La tecnologia del silicio rappresenta il punto più sofisticato e complesso di applicazione della tecnologia dei materiali al mondo d'oggi.

Le caratteristiche elettriche dei dispositivi sono fortemente influenzate da:

- impurezze presenti (un drogaggio di 10^{21} atomi As/m³ equivale a circa 100 ppm)
- dislocazioni presenti
- eventuale bordo grano

⇒ Il silicio dei semiconduttori deve essere purissimo, con reticolo **perfetto e monocristallino**



TECNOLOGIA DEL SILICIO

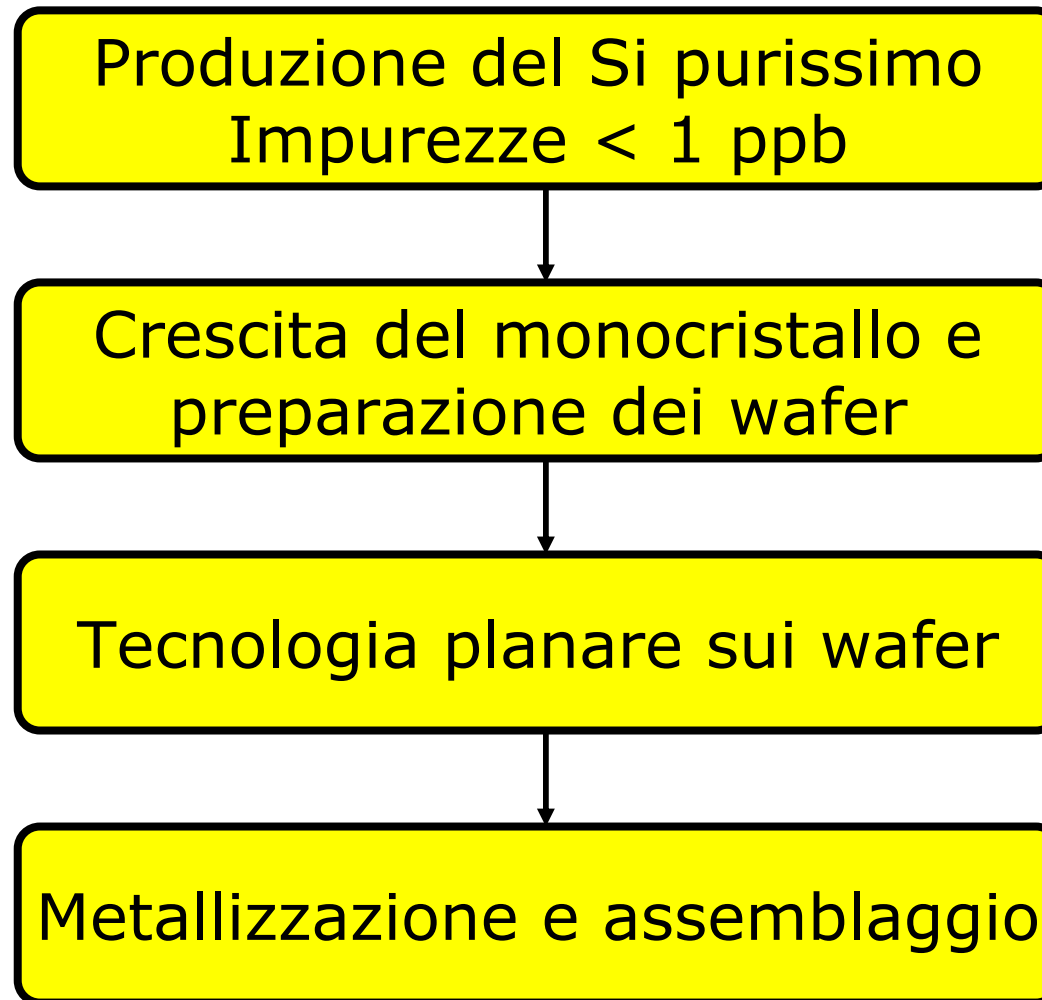
Il ciclo tecnologico è molto complesso e coinvolge processi e apparecchiature di costi ingenti. Sono innumerevoli i prodotti commerciali ottenibili (diodi, transistor, MOSFET, ecc.)

Caratteristiche del silicio prodotto:

- assoluta perfezione reticolare;
- materiale monocristallino fino a cilindri di massa di qualche quintale;
- livelli di impurezze al di sotto delle ppb (parti per miliardo; ossia $\mu\text{g/kg}$)



TECNOLOGIA DEL SILICIO



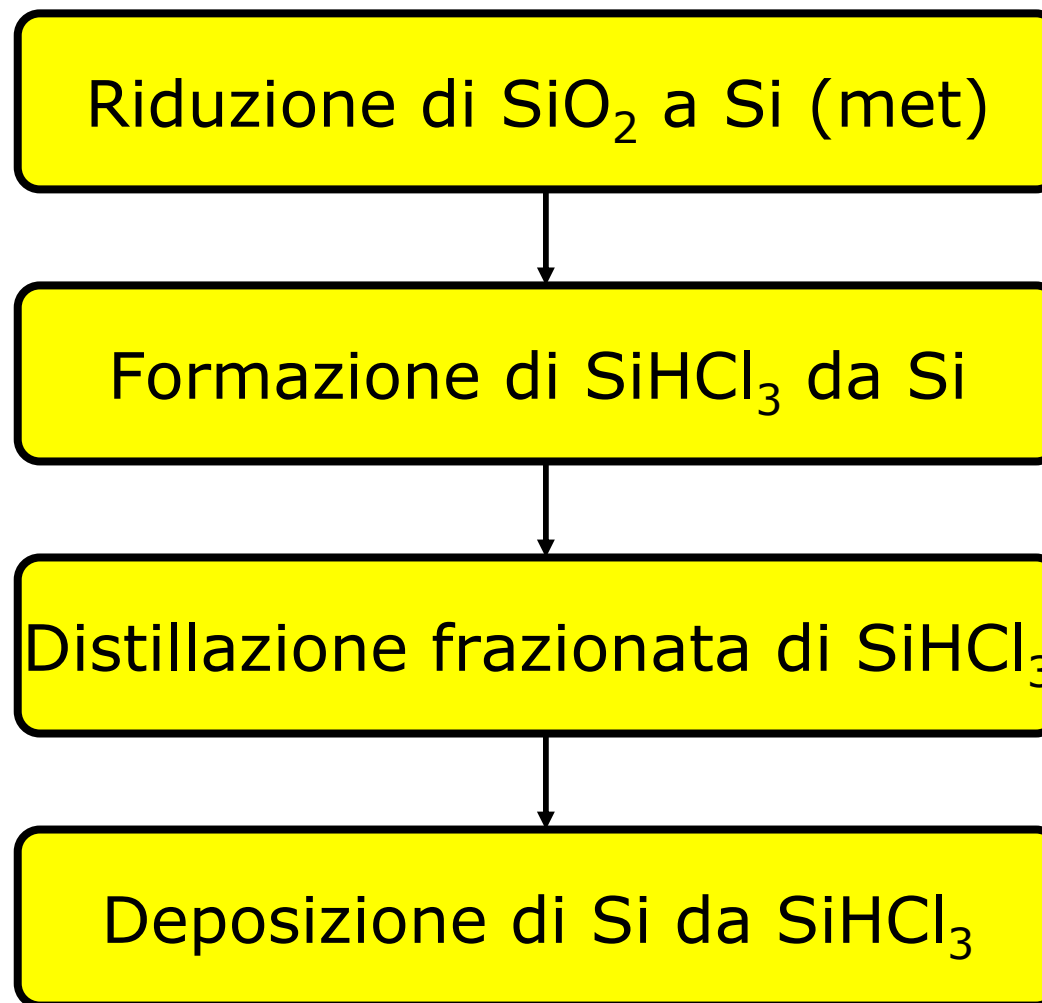


1. PURIFICAZIONE DEL SILICIO

- Nel primo stadio della tecnologia del silicio, dalle materie prime del silicio (minerali a base di quarzo SiO_2) mediante più passaggi si ottiene un silicio purissimo (11 nove: 99.999999999 %) con impurezze presenti minori di 1 ppb



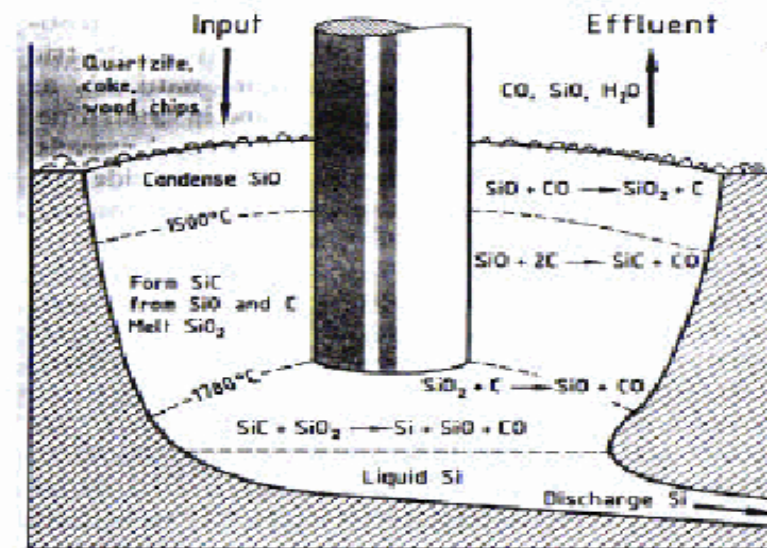
1. PURIFICAZIONE DEL SILICIO





1a. RIDUZIONE DELLA SILICE

- Riduzione della silice a silicio metallico in forno ad alta temperatura (1450 °C) in atmosfera riducente a contatto con carbone





1a. RIDUZIONE DELLA SILICE

- Il silicio così ottenuto è detto di “grado metallurgico” (98%) che viene purificato attraverso la trasformazione del silicio e delle impurezze in cloruri e successiva distillazione.

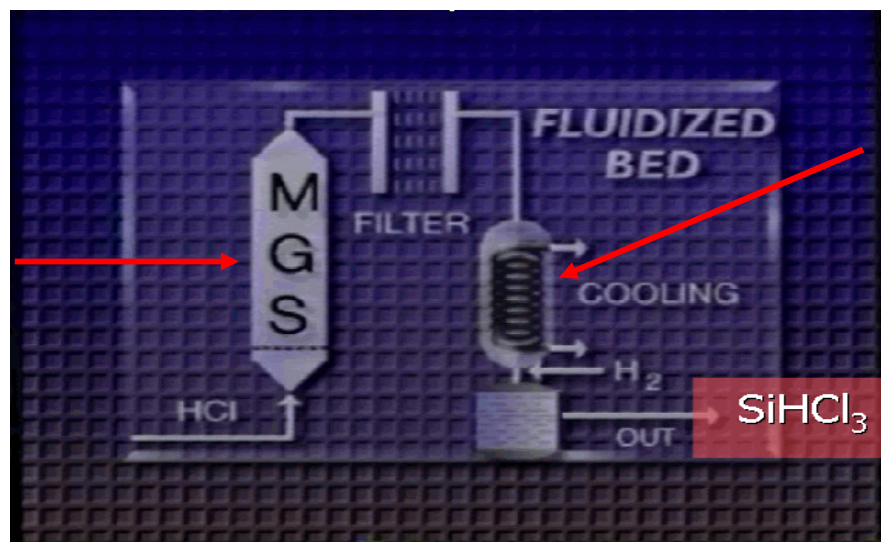


1b. FORMAZIONE DI SiHCl_3

- Trattamento a 300 °C in atmosfera di HCl in presenza di catalizzatori:



Reattore a letto fluido in cui reagisce il silicio ridotto in polvere



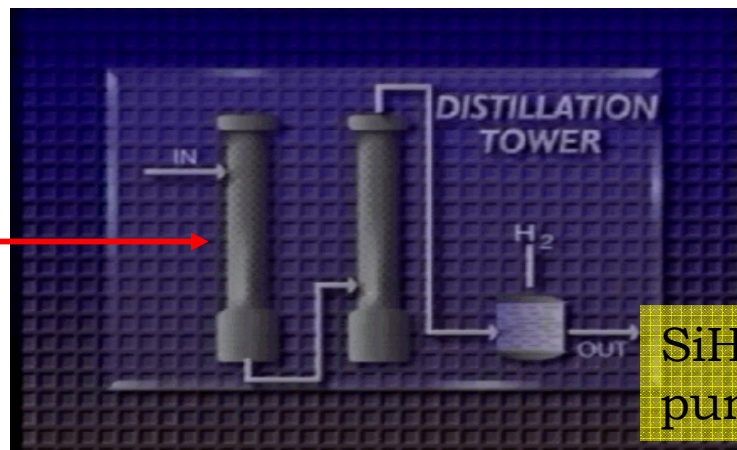
Settore di condensazione dei cloruri



1b. DISTILLAZIONE DI SiHCl_3

- Il triclorosilano è circa il 90 % del gas, mentre il residuo 10 % è dato da SiCl_4 e da cloruri di varie impurezze. La corrente gassosa è liquefatta ($T < 31.8^\circ\text{C}$) e quindi sottoposta a distillazione frazionata dalla quale si ottiene SiHCl_3 purissimo (le impurezze residue sono dell'ordine di 1 ppb).

Colonne di
distillazione

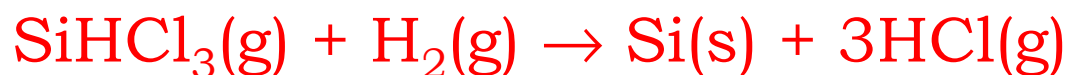
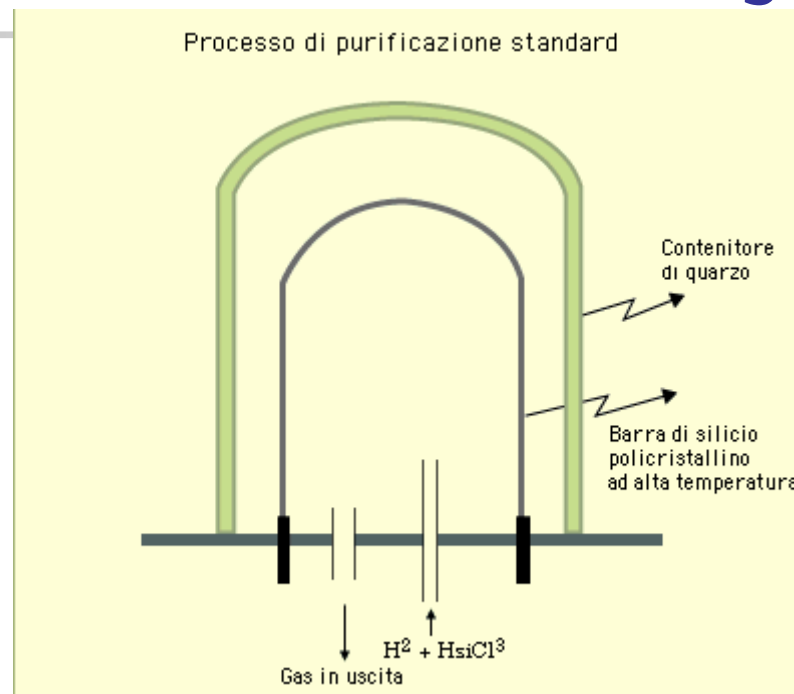


SiHCl_3
purissimo



1c. DEPOSIZIONE DI Si DA SiHCl_3

- SiHCl_3 è gassificato e mescolato ad H_2 e quindi inviato nel reattore di riduzione dove avviene la preparazione del silicio policristallino purissimo:



ottenuta ad alta temperatura (1000-1100 °C) su una barra di silicio in atmosfera di H_2 e SiHCl_3



2. PREPARAZIONE DEI WAFER MONOCRISTALLINI



- Per controllare le caratteristiche elettriche dei dispositivi semiconduttori devono essere assenti il bordo e le dislocazioni.
- Il Si purissimo policristallino deve essere trasformato in Si monocristallino che è poi ridotto in fette ("wafer").



2. PREPARAZIONE DEI WAFER MONOCRISTALLINI



Crescita del lingotto Si monocr.



Taglio del cilindro in "wafer"



Trattamenti sul wafer



Crescita epitassiale



2a. CRESCITA DEL MONOCRISTALLO

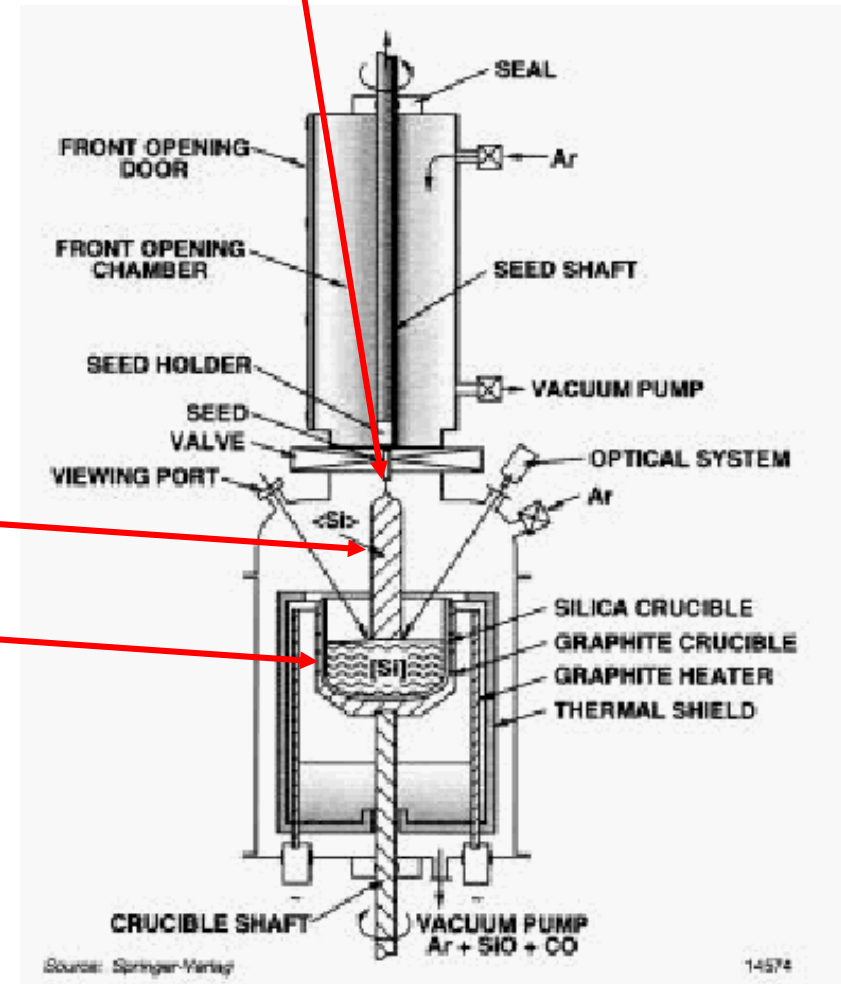


Germe di Si iniziale

- Tecnica Czochralski (1917!)
- $T = 1420\text{ }^{\circ}\text{C}$
- Lentissima velocità di avanzamento

Monocristallo di silicio

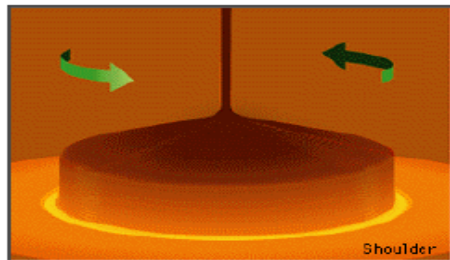
Recipiente con il silicio fuso assieme a eventuali droganti



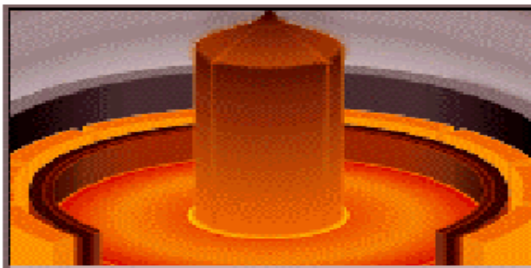
2a. CRESCITA DEL MONOCRISTALLO



Crescita del monocristallo



Aspetto del corpo del puller durante la crescita

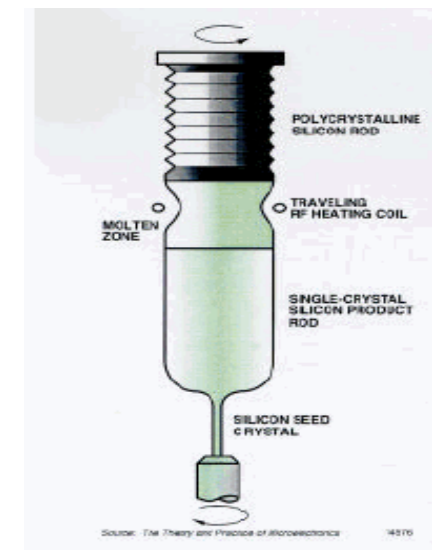
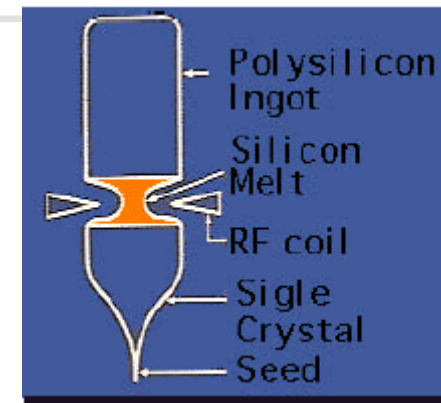




2a. CRESCITA DEL MONOCRISTALLO PER "FLOATING ZONE"

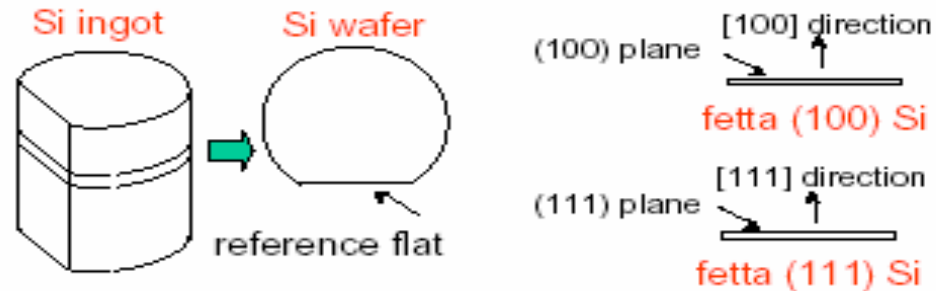


- Tecnica meno usata della precedente.
- Il policristallo è fuso in zone variabili con accumulo delle impurezze nella zona fusa.
- Purificazione e crescita del monocristallo contemporanea.





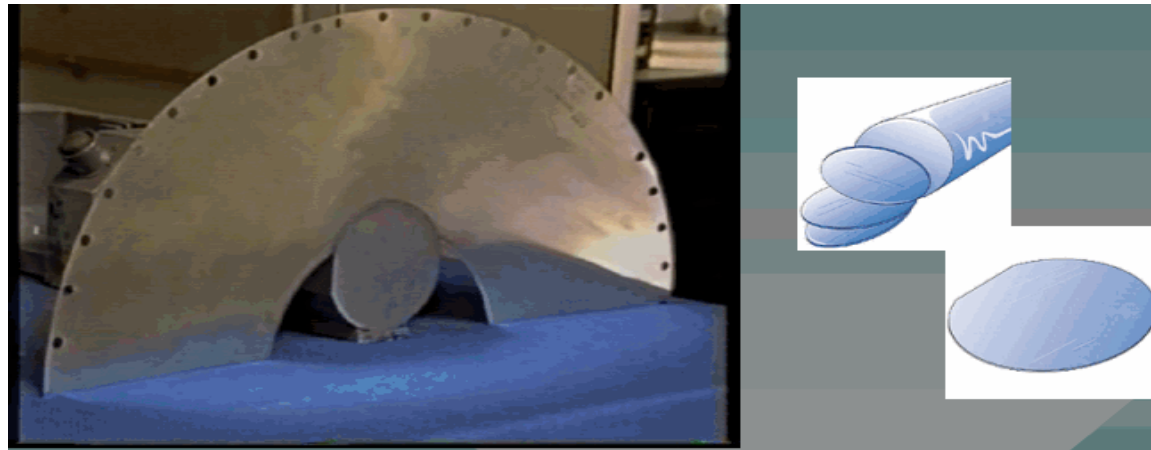
2b. TAGLIO DEL CILINDRO IN WAFER



- Il taglio viene fatto con seghe circolari o seghe a filo.
- I wafer così ottenuti devono essere accuratamente trattati su una superficie in modo da averla perfetta. Possono essere necessari dei trattamenti finali di crescita epitassiale per migliorare la perfezione della superficie.
- Sulla superficie ottenuta per questa via verranno costruiti i dispositivi elettronici desiderati.



2b. TAGLIO DEL CILINDRO IN WAFER



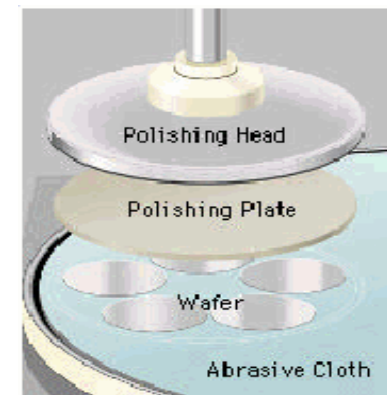
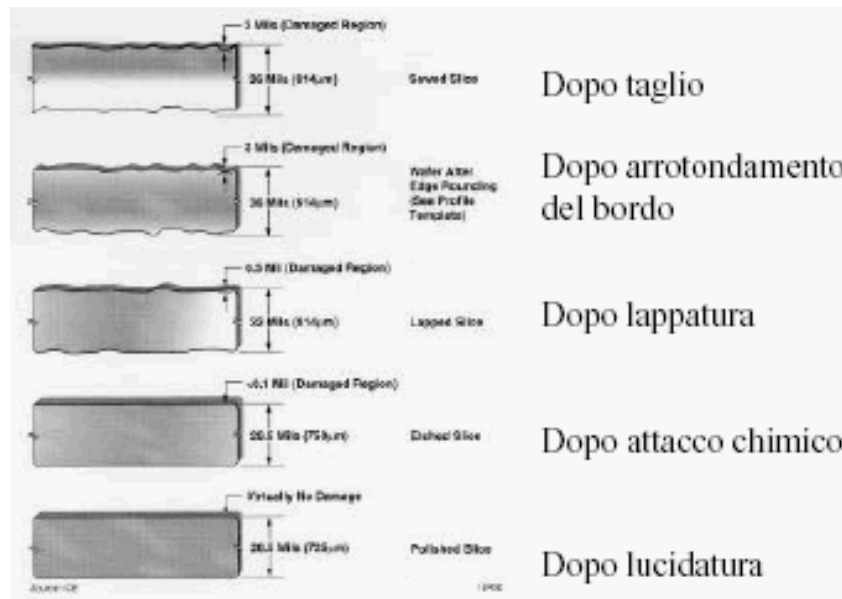
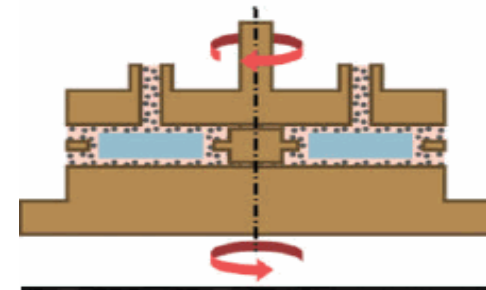
- Le fette hanno spessore di circa 1 mm.



2c. TRATTAMENTI DOPO IL TAGLIO



- Lappatura della superficie;
- Attacco chimico con HNO_3 e HF ;
- Lucidatura finale





2d. CRESCITA EPITASSIALE

- La superficie può essere ulteriormente migliorata con processi di crescita epitassiale (molto costosi).
- Processo tipico è CVD (chemical vapor deposition). Gli atomi sono inviati nel reattore in composti gassosi che si riducono sulla superficie del wafer. Per il silicio la sorgente è il tetracloruro SiCl_4 che sulla superficie del wafer reagisce:



- Per P la sorgente è la fosfina PH_3 , per il B è il diborano B_2H_6 . Fosfina e diborano sono estremamente tossici; ci sono severe norme di sicurezza.

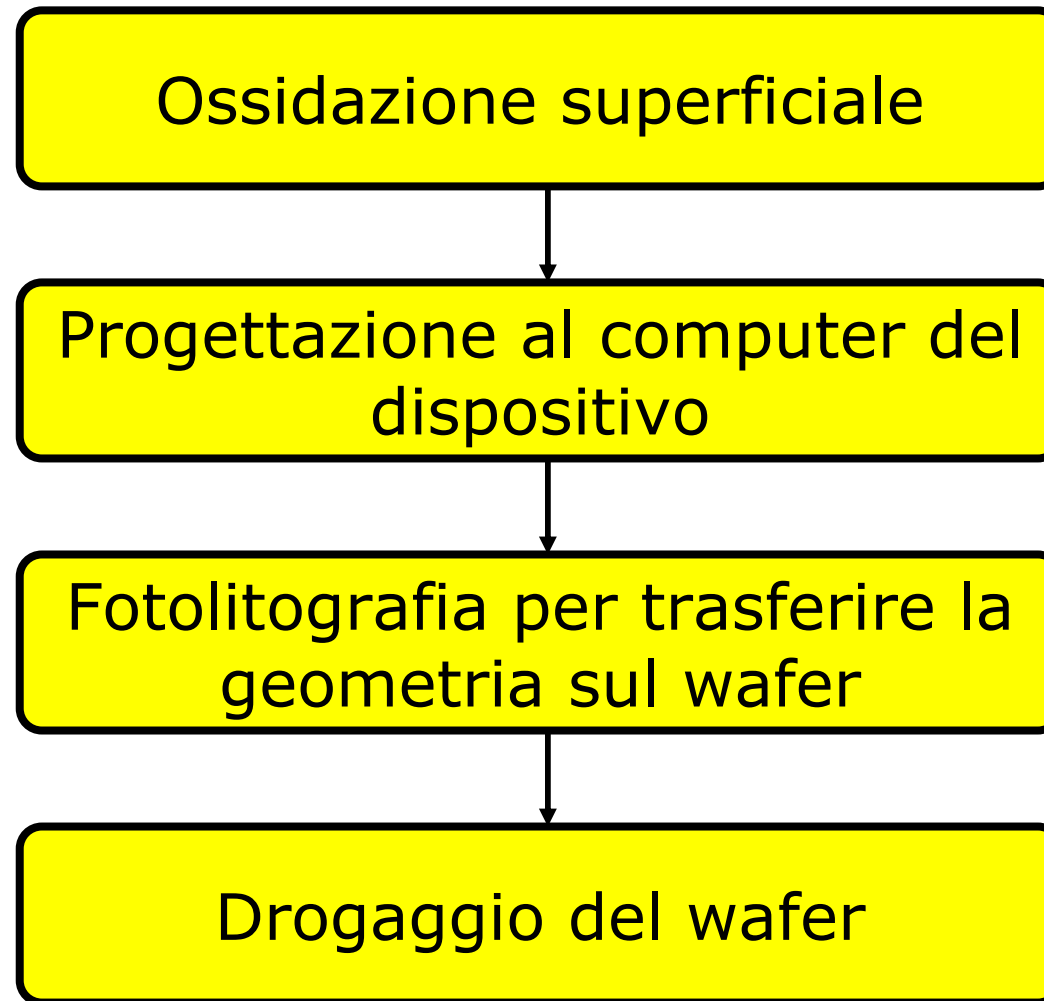


3. TECNOLOGIA PLANARE

- La tecnologia planare è basata sulle caratteristiche di SiO_2 , (effetto barriera, eccellente dielettrico e attacco selettivo con HF).
- Realizzazione dei dispositivi accedendo solo ad un piano del wafer (costruzione dall'alto).
- Grandissima miniaturizzazione dei dispositivi; VLSI.



3. TECNOLOGIA PLANARE



3a. OSSIDAZIONE DEL WAFER



- Processo di ossidazione termica in forno di quarzo dove Si in superficie è ossidato a SiO_2 .



• Forno di ossidazione $T = 900-1200^\circ\text{C}$

• Ossidazione a secco (dry):



• Ossidazione da vapore acqueo (wet):



È possibile determinare lo spessore di ossido in funzione del tempo.



3b. PROGETTAZIONE AL COMPUTER DEL DISPOSITIVO



- Lo schema della disposizione dei vari componenti il dispositivo da realizzare (transistor, MOS, MOSFET, CMOS, ecc.) viene fatta con software opportuni (tipo CAD) in modo da minimizzare lo spazio necessario.



3c. FOTOLITOGRAFIA

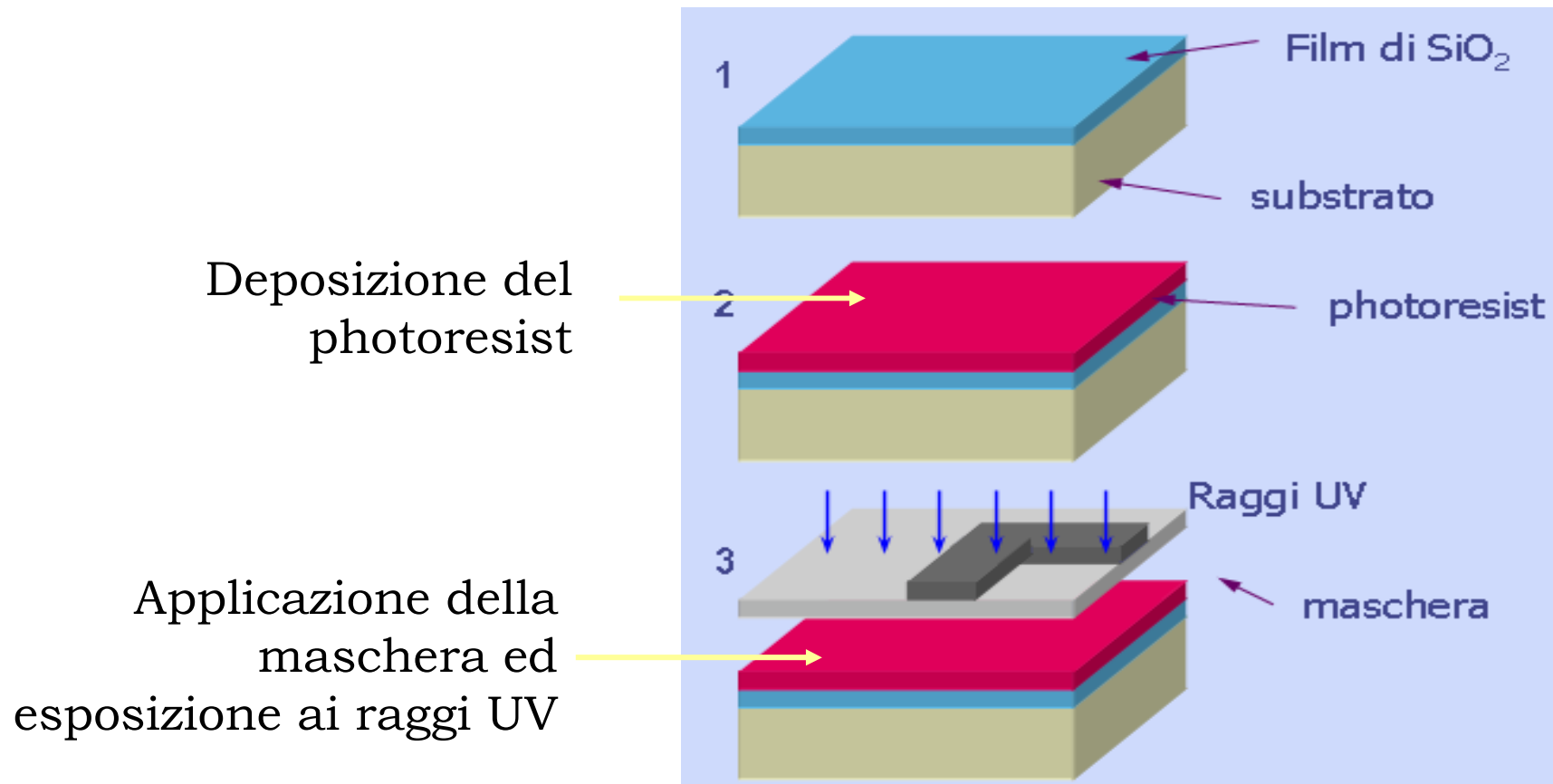
- Processo più delicato, critico e complesso nella fabbricazione dei circuiti microelettronici.
- Trasferimento della geometria progettata al CAD sul dispositivo.
- Preparazione di maschere opportune per “costruire” la necessaria microstruttura sul wafer attraverso opportuni trattamenti.



3c. FOTOLITOGRAFIA

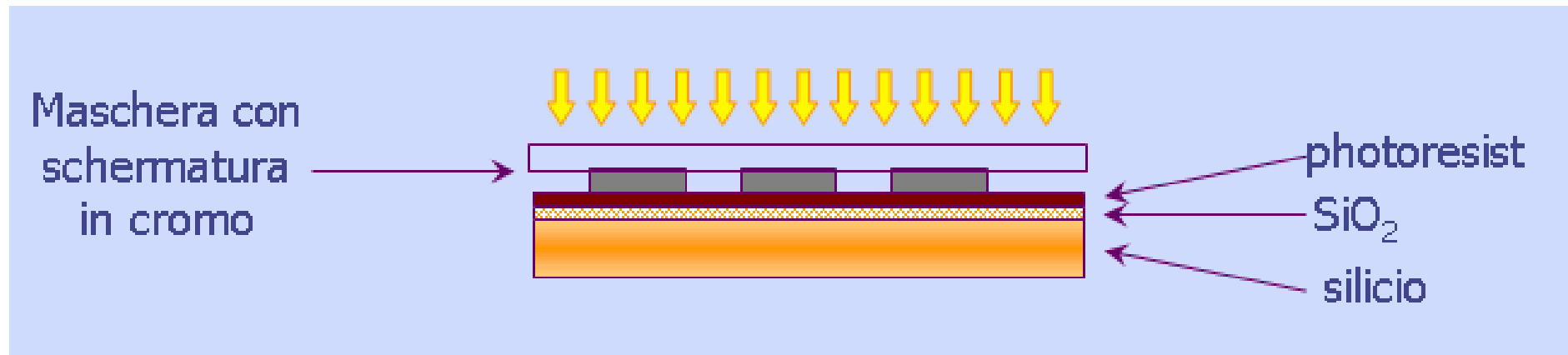
- La fotolitografia consiste sostanzialmente dei seguenti step (molte varianti sono possibili):
 - a) deposizione di resist chimicamente fotosensibile;
 - b) esposizione a raggi UV della superficie opportunamente mascherata;
 - c) sviluppo del resist esposto ai raggi UV;
 - d) attacco chimico selettivo.

3c. FOTOLITOGRAFIA





3c. FOTOLITOGRAFIA: SCHERMATURA ED ESPOSIZIONE AI RAGGI UV



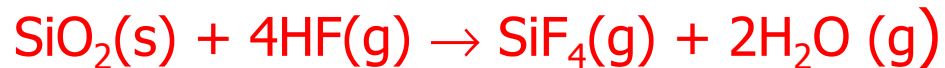


3c. FOTOLITOGRAFIA

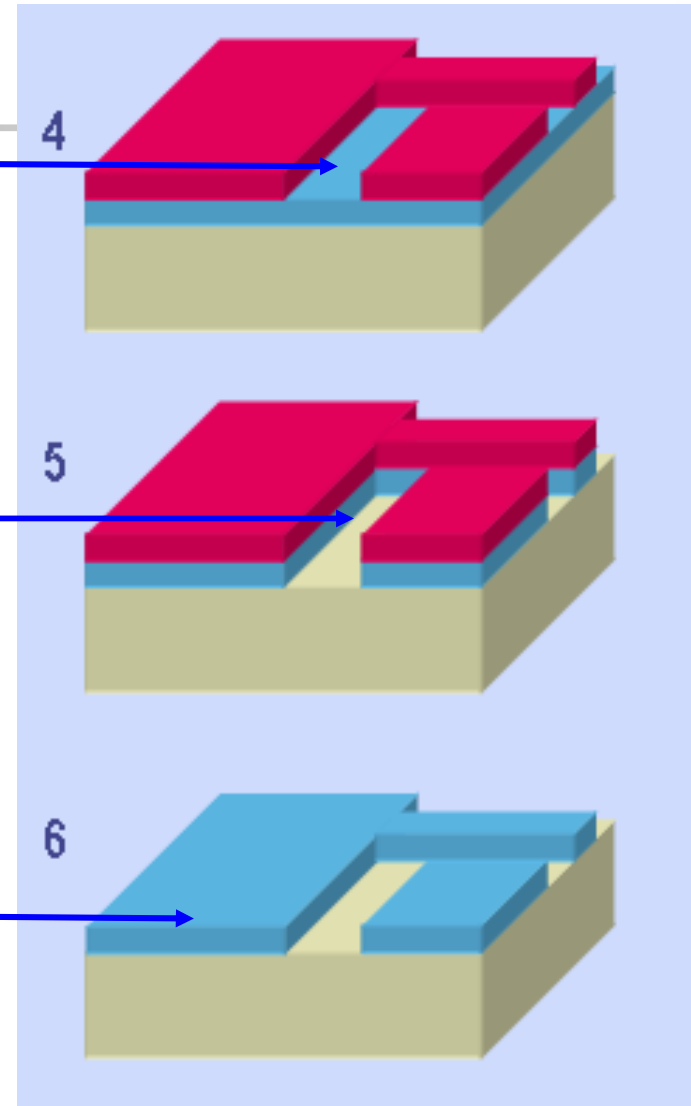


Rimozione del
photoresist non
polimerizzato con
opportuni solventi

Attacco chimico selettivo di SiO_2 con
HF



Rimozione del
photoresist
polimerizzato e wafer
pronto per il drogaggio





3d. DROGAGGIO DEL WAFER

- Due tecniche distinte disponibili:
 - Diffusione ad elevata temperatura;
 - Impiantazione ionica.

