

fornito anche l'impulso di Start che provoca la chiusura della porta e l'inizio del conteggio.

Poiché la tensione di riferimento ha polarità opposta di quella della tensione di ingresso, in questa fase della conversione, che prende il nome di fase di rundown, il condensatore C viene scaricato. La scarica sarà completa quando la tensione ai capi della capacità è nulla; ciò avviene dopo un tempo T_0 ottenibile dalla relazione:

$$v_u(T_0 + T_u) = v_u(T_u) - \frac{1}{RC} V_u T_0 = 0 \quad (22)$$

L'annullamento della tensione $v_u(\cdot)$ viene rivelato mediante il cambiamento di livello della tensione di uscita del comparatore; ciò causa la generazione dell'impulso di Stop che pone fine al conteggio. Il valore della tensione incognita viene quindi dedotto dalla misura dell'intervallo di tempo T_0 necessario per scaricare il condensatore. Sostituendo nella (22) il valore fornito dalla (21) si ottiene infatti:

$$V_u = -V_u \cdot \frac{T_0}{T_u} \quad (23)$$

Detti N_u e N_0 il numero di impulsi conteggiati con cadenza T nei due intervalli di tempo T_u e T_0 rispettivamente, a meno dell'errore di quantizzazione, dalla (23) si ottiene:

$$V_u = -V_u \cdot \frac{N_0}{N_u} \quad (24)$$

Fissando V_u nulla, la tensione V_u può pertanto essere espressa in forma codificata conoscendo solamente le due quantità numeriche N_u e N_0 . La costante strumentale non dipende quindi dalla resistenza R , dalla capacità dalla frequenza $1/T$ dell'oscillatore, per cui non è influenzata da eventuali variazioni di tali parametri.

È questo uno dei principali vantaggi di questa tecnica di conversione. L'accuratezza della conversione dipende infatti solo dalla stabilità della tensione di riferimento V_u e dalla linearità delle rampe ottenute. Questo tipo di ADC consente pertanto di ottenere conversioni molto accurate. Inoltre, poiché viene effettuata una integrazione della tensione incognita, è possibile ottenere una buona selezione nei confronti di eventuali rumori sovrapposti al segnale utile, come sarà mostrato anche analiticamente.

Quando si desidera ottenere un'accuratezza elevata, la struttura di fig. 9 diventa molto delicata e la conversione è relativamente lenta; nel

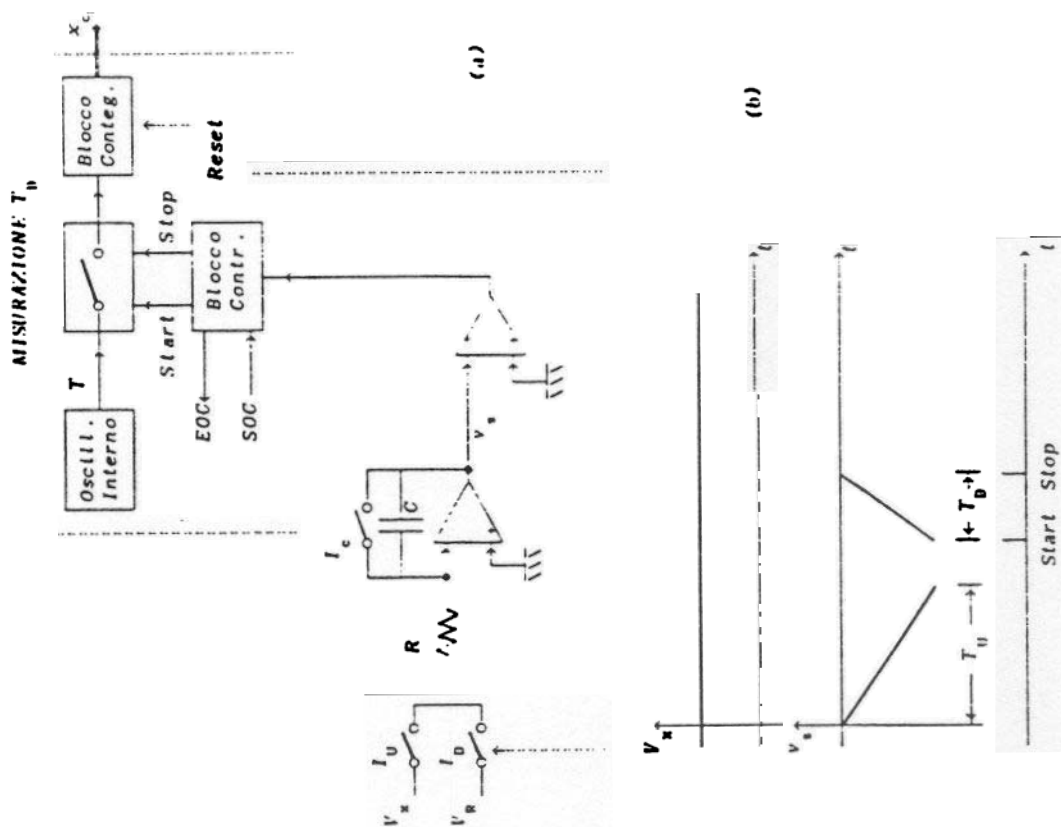


Fig. 9. Schema a blocchi di un ADC a doppia rampa (a) e andamento temporale della tensione in uscita dall'integratore (b).

All'istante T_u , il blocco di controllo provvede all'apertura dell'interruttore I_u e alla chiusura dell'interruttore I_0 ; all'ingresso dell'integratore viene perciò ad agire la tensione di riferimento V_u , la quale deve avere polarità opposta a quella di V_u ; nel medesimo istante in cui la tensione V_u viene collegata all'ingresso dell'integratore, viene

seguito saranno comunque mostrati alcuni degli artifici adottati per ridurre entrambi questi inconvenienti.

Si noti che gli ADC a doppia rampa consentono di eseguire facilmente rapporti di tensioni; basta infatti che l'interruttore T_0 sia chiuso su una tensione incognita V_x anziché sulla tensione di riferimento V_R . In tal caso si ottiene:

$$\frac{V_x}{V_R} = \frac{N_D}{N_U} \quad (25)$$

ossia, il rapporto tra le due tensioni esaminate coincide con il rapporto degli impulsi conteggiati.

La struttura presentata consente la conversione solamente di tensioni V_x positive; e' però possibile ottenere ADC a doppia rampa che convertono tensioni di segno qualsiasi, sia modificando la struttura proposta, sia inserendo un invertitore all'ingresso.

Legame tra risoluzione e tempo di conversione in un ADC a doppia rampa

E' noto che la risoluzione e il tempo di conversione di un ADC sono legati fra loro e, in particolare, all'aumentare dell'uno diminuisce l'altro o viceversa. E' allora interessante determinare quali sono gli elementi che influenzano tale legame nel caso di un ADC a doppia rampa.

Si noti innanzitutto che, anche in condizioni di funzionamento ideali, nella determinazione della durata T_0 della fase di rundown viene commesso un errore di quantizzazione; tale errore non e' invece presente nella valutazione della durata T_U della fase di runup in quanto questa e' fissata a priori come un multiplo del periodo di clock T .

L'errore di quantizzazione nella determinazione di T_0 si propaga nella valutazione della tensione incognita V_x , che viene quindi valutata con risoluzione Δ_V finita. Dalla (24) si ottiene infatti il seguente valore del passo di quantizzazione:

$$\Delta_V = \frac{|V_x|}{N_U} \quad (26)$$

Utilizzando ancora la (24) si ottiene inoltre:

$$\Delta_V = \frac{|V_R|}{N_U} = \frac{|V_x|}{N_U} \frac{FS}{N_D} = \frac{|V_x|}{N_D} \frac{FS}{N_U} \quad (27)$$

Una volta dati i valori del fondo scala FS e del numero massimo di conteggi N_{Dmax} , il valore del passo di quantizzazione rimane pertanto fissato. Indipendentemente dai valori assunti da V_R e da N_U . Al contrario, Δ_V diminuisce all'aumentare del numero massimo di conteggi previsto nella fase di rundown e quindi, fissato il periodo di clock T , all'aumentare della durata della fase di rundown stessa.

Per determinare il legame tra la durata della conversione T_{ADC} e il passo di quantizzazione Δ_V basta osservare che in prima approssimazione, si può porre $T_{ADC} \approx T_U + T_0$. Utilizzando la (24) e la (27) si ottiene pertanto:

$$T_{ADC} \approx T_U + T_0 = (N_U + N_D)T = \frac{|V_R| + |V_x|}{FS} N_{Dmax} T \quad (28)$$

Come mostrato in fig.10, il valore massimo del tempo di conversione si ottiene per $|V_x| = FS$ ed e' pari a:

$$T_{ADCmax} = \max_{V_x} T_{ADC} = \left(\frac{|V_R|}{FS} + 1 \right) N_{Dmax} T \quad (29)$$

Pertanto, fissati i valori di FS e di N_{Dmax} , il valore massimo del tempo di conversione può essere ridotto scegliendo piccoli valori di $|V_R|$: da tale scelta, però, oltre a ridurre la durata della fase di runup, come appare dalla (28), riduce anche la pendenza della rampa della fase di rundown, aumentando l'incertezza nella determinazione dell'attraversamento per lo zero della tensione ai capi del condensatore.

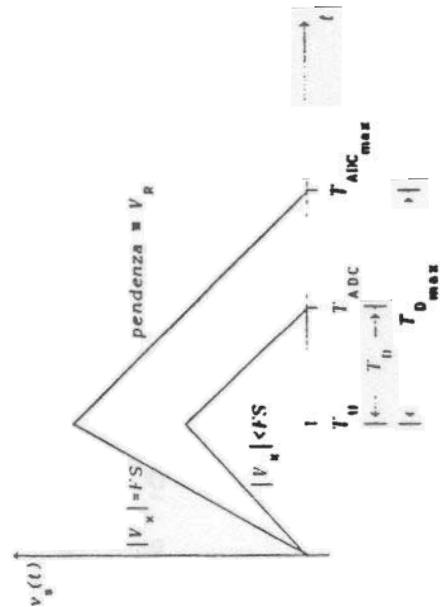


Fig.10. Variazione del tempo di conversione T_D al variare del valore del segnale di ingresso.

$$\text{ridurre } \Delta V = \frac{|V_R|}{N_{UP}} = \frac{FS}{N_{D_{MAX}}}$$

calcoliamo $T_{ADC} \cong T_{UP} + T_D$ inoltre, a parte degli altri parametri (N_{UP}, Z_C, V_R) $T_{ADC_{MAX}} = T_{ADC}(FS)$

da cui $T_{ADC_{MAX}} \cong N_{UP} Z_C + T_{D_{MAX}} = N_{UP} Z_C + N_{D_{MAX}} Z_C = N_{UP} Z_C + N_{UP} Z_C \frac{FS}{|V_R|}$

ponendo

$$N_{D_{MAX}} = \frac{FS \cdot N_{UP}}{|V_R|}$$

da cui $T_{ADC_{MAX}} \cong \left(\frac{FS}{|V_R|} + 1 \right) N_{UP} Z_C$

$$\Delta V = \text{ridurre } = \frac{|V_R|}{N_{UP}} = \frac{FS}{N_{D_{MAX}}}$$

$\Rightarrow$ per ridurre $T_{ADC_{MAX}}$ senza aumentare ΔV (a meno che non possa ridurre Z_C)
dovrei ridurre $|V_R|$ ed N_{UP}

$\Downarrow$
ridurre pendente della comparazione $\Rightarrow$ aumentare l'effetto dell'isteresi del comparatore.

Comunque se si sceglie $|V_R| = FS$ allora $N_{UP} Z_C = N_{D_{MAX}} Z_C$ quindi $T_{ADC_{MAX}} = 2 N_{D_{MAX}} Z_C$

2. se $N_{D_{MAX}} = 2^b$ dove $b = m \text{ bit dell'ADC}$ abbiamo che $T_{ADC_{MAX}} = 2 \cdot 2^b \cdot Z_C$

oppure

$$T_{ADC_{MAX}} = 2 \cdot \frac{FS}{\Delta V} \cdot Z_C$$

da cui $T_{ADC_{MAX}}$ è inv. prop. alla risoluzione

in fase di progetto dei convertitori; nella strumentazione più sofisticata, comunque, tale scelta può anche essere lasciata all'utilizzatore.

STRUMENTAZIONE NORMALE		PREGIATA	
RISOLUZ. cifre decimali	VELOCITA' CONVERS. conver./s	VELOCITA' CONVERS. conver./s	VELOCITA' CONVERS. conver./s
$3 \frac{1}{2}$	85	—	—
$4 \frac{1}{2}$	30	10^5	—
$5 \frac{1}{2}$	3.7	—	—
$8 \frac{1}{2}$	—	—	6

Tab.II. Velocità di conversione al variare della risoluzione per ADC utilizzati in strumenti numerici.

ADC a doppia rampa con fase di runup di durata ridotta

Per ridurre il tempo di conversione di un ADC a doppia rampa senza degradarne la risoluzione vengono adottate soluzioni circuitali diverse da quella rappresentata in fig.9(a). Una di queste è schematizzata nel circuito di fig.11.

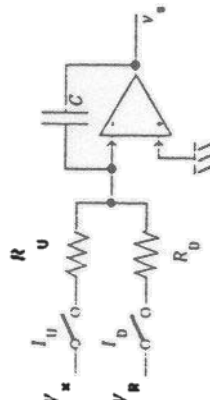


Fig.11. Integratore di un ADC a doppia rampa con tempo di runup ridotto (a) e andamento temporale della tensione di uscita (b).

Nella struttura di fig.11, le resistenze R_u e R_0 rappresentano rispettivamente le resistenze di carica e scarica del condensatore. Procedendo come sopra e si può dimostrare che vale la relazione:

$$V_x = -V \frac{R_u}{R_0} \frac{N}{N_u} \quad (35)$$

Come si può osservare dal diagramma temporale di fig.11(b), scegliendo

Tale considerazione può portare a scegliere per $|V_n|$ un valore elevato. Ad esempio, se si sceglie $|V_n|$ pari al fondo scala dell'ADC, le relazioni (28) e (29) forniscono per la durata della conversione T_{ADC} e per il suo valore massimo le seguenti espressioni:

$$T_{ADC} \approx \left(1 + \frac{|V_n|}{FS} \right) N_{0max} T \quad (30)$$

$$T_{ADCmax} \approx 2 N_{0max} T \quad (31)$$

Si ottiene inoltre:

$$N_u = N_{0max} \quad (32)$$

ossia, il numero di conteggi eseguiti durante la fase di runup coincide con il numero massimo di conteggi consentiti dallo strumento.

Dalle relazioni (27) e (31) si ottiene inoltre:

$$T_{ADCmax} \approx 2 \frac{FS}{\Delta_V} T \quad (33)$$

la quale mostra che, a parità degli altri parametri, T_{ADCmax} è Δ_V e Δ_V sono tra loro inversamente proporzionali.

In particolare, se b rappresenta il numero di bit del convertitore, si ha $N_{0max} = 2^b$ e la (31) fornisce:

$$T_{ADCmax} \approx 2^b T \quad (34)$$

ossia, il legame tra tempo di conversione e il numero di bit dell'ADC è approssimativamente esponenziale.

In tab.11 sono riportati alcuni valori tipici della velocità di conversione $1/T_{ADC}$ ottenibile con ADC a doppia rampa utilizzati nella strumentazione numerica. Tali valori confermano il legame di tipo esponenziale fra numero di bit e velocità di conversione; si noti che è però necessario introdurre degli opportuni coefficienti di correzione per tener conto dei tempi richiesti per la gestione dell'intera struttura.

Dalle precedenti considerazioni si deduce che è sempre richiesta una soluzione di compromesso tra risoluzione ottenibile e velocità di conversione; la scelta dei valori più opportuni è spesso consentita solo

R_U minore di R_D , si ottiene una riduzione del tempo di runup. Ora però il risultato della conversione dipende anche dal rapporto delle due resistenze R_U e R_D ; per non ridurre l'accuratezza dell'ADC si deve pertanto garantire la precisione di tale rapporto. Comunque, esistono attualmente tecnologie in grado di consentire la realizzazione in forma integrata di resistenze che presentino caratteristiche adeguate.

La risoluzione Δ_V e il tempo di conversione T_{ADC} ottenibili con lo schema di fig.11(a) possono essere ottenuti facilmente dalla (35). In particolare, si ha:

$$\Delta_V = \frac{|V_R| R_U}{N_U \frac{R_U}{R_D}} \quad (36)$$

Ricordando la proporzionalità tra tensioni e durate si può scrivere inoltre:

$$\Delta_V = \frac{|V_R| R_U}{N_U \frac{R_U}{R_D}} = \frac{|V_R|}{N_D} = \frac{FS}{N_{Dmax}} \quad (37)$$

Anche in questo caso, come nel precedente, la risoluzione dell'ADC dipende pertanto solo da FS e da N_{Dmax} ; la riduzione della durata della fase di runup non ha quindi alcuna influenza su di essa. La risoluzione aumenta invece all'aumentare del numero massimo di conteggi previsto nella fase di rundown e quindi, fissato il periodo di clock T , all'aumentare della durata della fase di rundown stessa.

La durata di conversione è data invece dalla relazione:

$$T_{ADC} \approx (N_U + N_D)T = \frac{R_U/R_D |V_R| + |V_X|}{FS} N_{Dmax} T \quad (38)$$

la quale conferma che, a parità di altri parametri, il tempo di conversione può essere ridotto scegliendo $R_U/R_D < 1$.

ADC con fase di rundown multirampa

Una riduzione consistente del tempo di conversione di un ADC a integrazione è ottenibile realizzando la fase di rundown con rampe di diversa pendenza. Per illustrare tale approccio si supponga che il valore della tensione incognita sia rappresentato con 4 cifre decimali. In convertitori con fase di rundown a pendenza singola si scelgono i vari parametri circuitali (V_R , R_U , R_D , ...) in modo da ottenere la risoluzione

richiesta: la rampa generata nella fase di rundown in queste condizioni sia supposta di pendenza unitaria. Si predisponga allora l'integratore in modo da generare 4 rampe di pendenza 1, 10, 100 e 1000, sia positive che negative. Tali rampe siano indicate rispettivamente con $\pm S_1$, $\pm S_{10}$, $\pm S_{100}$ e $\pm S_{1000}$, dove il segno coincide con quello della tensione di riferimento utilizzata.

Lo schema di principio di tale tipo di convertitore è riportato in fig.12(a).

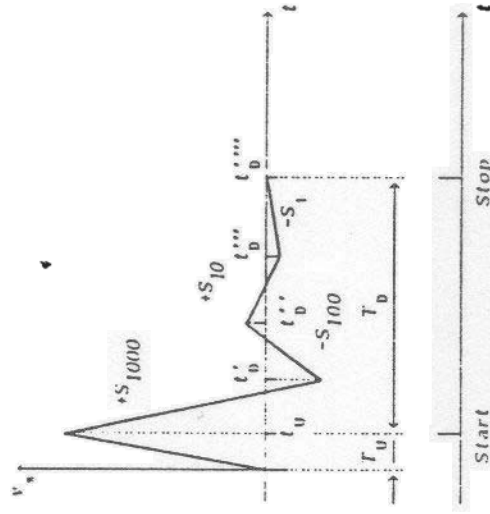
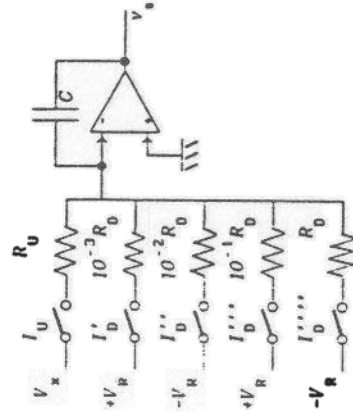


Fig.12. Integratore di un ADC a doppia rampa con fase di rundown a pendenza multipla (a) e andamento temporale della tensione di uscita (b).

Durante la fase di runup viene chiuso solo l'interruttore I_U e, nell'ipotesi che V_X sia negativa, la tensione di uscita dell'integratore assume valori positivi, come indicato nel diagramma temporale di fig.12(b).

nel quale il tempo necessario per l'apertura e la chiusura degli interruttori e' stato supposto trascurabile.

Si supponga, ad esempio, che il valore della tensione V_x sia tale che, applicando nella fase di rundown una rampa di pendenza unitaria, si ottenga un conteggio pari a $N_0 = 6437$. All'istante t_0 viene aperto l'interruttore I_0 e chiuso l'interruttore I'_0 , dando così l'inizio alla fase di rundown; essendo $v(t_0) > 0$, la tensione utilizzata durante tale fase sarà positiva (rampa $+S_{1000}$). Poiché la velocità di scarica di $v(t_0)$ è 1000 volte quella di riferimento, ogni evento di clock conteggiato corrisponde a 1000 eventi di clock relativi alla rampa di pendenza unitaria. Il conteggio si arresta al verificarsi del passaggio per lo zero della tensione $v(t_0)$, mentre la scarica continua con questa pendenza finché, al successivo evento di clock (istante t'_0), non viene aperto I'_0 .

Nell'istante t'_0 di arresto della scarica, pertanto, il conteggio assume il valore 6, mentre la tensione della rampa assume un valore negativo corrispondente a 7000-6437=563 conteggi unitari. La cifra più significativa della tensione incognita coincide quindi con il valore del conteggio corrispondente a questa prima fase della scarica.

All'istante t'_0 oltre ad aprire l'interruttore I'_0 viene anche chiuso l'interruttore I''_0 attivando in tal modo la rampa $-S_{100}$. La tensione $v(t_0)$ comincia quindi a crescere con velocità pari a 1/10 di quella relativa al caso precedente. Si noti che per problemi grafici, la fig.12 non rispetta questi rapporti di pendenza e deve quindi essere interpretata solamente in modo qualitativo. Anche in questa seconda fase il conteggio si arresta al verificarsi del passaggio per lo zero della tensione $v(t_0)$, mentre la scarica viene arrestata al successivo evento di clock (istante t''_0).

Con i valori numerici dell'esempio in esame, il conteggio raggiunto durante questa seconda fase è pari a 5, ossia il complemento a 9 della seconda cifra della tensione incognita. Quando la rampa $-S_{100}$ viene arrestata, il valore positivo assunto da $v(t''_0)$ corrisponde a 600-563=37 conteggi unitari.

All'istante t''_0 viene aperto l'interruttore I''_0 e viene chiuso l'interruttore I'''_0 attivando così la rampa $+S_{10}$. L'attraversamento per lo zero avviene in corrispondenza del conteggio 3, mentre il valore negativo di $v(t_0)$ è pari a 40-17=23 conteggi unitari.

Una volta attivata la rampa di pendenza unitaria $-S_1$, si raggiunge lo zero di $v(t_0)$ al conteggio 3, che rappresenta la cifra meno significativa della tensione incognita. La fase di rundown è così completa.

Si noti che il numero di conteggi corrispondenti a rampe in posizioni pari rispetto alla prima ($+S_{1000}$) fornisce il complemento, a 10 per l'ultima

cifra e a 9 per le altre, della cifra cercata. Il numero di conteggi equivalenti ottenuti durante l'intera fase di rundown risulta pertanto:

$$N_{0eq} = 1000 \cdot 6 + 100 \cdot (9-5) + 10 \cdot 3 + 1 \cdot (10-3) = 6437 \quad (39)$$

mentre la durata effettiva di tale fase risulta:

$$T_0 = (7 + 6 + 4 + 3)T = 20T \quad (40)$$

dove T rappresenta il periodo di clock.

Si supponga, in generale, di avere a disposizione d rampe e che, per semplicità, ogni cifra possa assumere l'intero campo di variazione dei suoi valori. A ogni rampa viene allora determinata una cifra della tensione incognita, per cui la risoluzione dell'ADC sarà pari a d cifre decimali. Indicando con $c_0^{(1)}, \dots, c_d^{(1)}$, la cifra determinabile dal numero di conteggi $N_0^{(1)}$ corrispondenti alla rampa i -ma si può scrivere allora:

$$v(t_0, t'_0) = - \left[\sum_{i=1}^d \frac{c_0^{(1)}}{R/10^{(d-1)}} \right] \frac{V_R}{C} T = - \frac{V_R}{R^2 C} N_{0eq} T \quad (41)$$

dove si è posto:

$$N_{0eq} = \sum_{i=1}^d 10^{(d-1-i)} c_0^{(1)} \quad (42)$$

La relazione (42) è formalmente identica a quella ottenibile con una fase di rundown a pendenza costante e di durata $T_{0eq} = N_{0eq} T$. Tutte le precedenti relazioni sulla risoluzione restano quindi valide.

Nulla cambia inoltre anche per la durata della fase di rundown, che vale sempre:

$$T_0 = \frac{|V_R|}{FS} \frac{R_U}{R_D} N_{Dmax} T = \frac{|V_R|}{FS} \frac{R_U}{R_D} 10^d T \quad (43)$$

e che rimane quindi in relazione esponenziale con il numero di cifre richieste. La durata della fase di rundown diventa invece:

$$T_0 = \sum_{i=1}^d (N_0^{(1)} + 1) T \quad (44)$$

Poiché, utilizzando la base 10, si ha $N_0^{(1)} \leq 9$, il tempo totale di scarica non può mai superare il valore:

base 10. L'uso della base 4 richiede inoltre un blocco che esegua la conversione in base 10 dei risultati presentati sul display.

ADC con fase di runup multirampa.

Con gli schemi finora proposti, per aumentare la risoluzione di un ADC, ossia il numero di cifre con cui la grandezza incognita viene rappresentata, e' necessario aumentare il numero delle rampe utilizzate nella fase di rundown. Ci sono alcuni limiti nel funzionamento di un integratore che rendono difficilmente realizzabili convertitori in grado di determinare la tensione incognita con piu' di 4 cifre decimali. Un limite superiore alla pendenza e' imposto dallo slew-rate (dv/dt) proprio di ogni amplificatore operazionale. Infatti, una volta fissata la pendenza massima, non e' possibile ridurre senza limiti la pendenza minima in quanto, a causa del rumore sovrapposto al segnale utile, diventa molto incerto determinare quando si verifica il passaggio per lo zero della tensione $v(\cdot)$. Esistono inoltre dei valori massimi per l'ampiezza della tensione $v(\cdot)$, in genere dell'ordine di $\pm 10V$.

L'uso di rampe di diversa pendenza anche nella fase di runup consente di allargare sia il campo di tensioni convertibili, sia la risoluzione; cio' avviene pero' a spese di un aumento, a volte anche consistente, del tempo di conversione.

Per ottenere piu' rampe anche nella fase di runup e mantenere cosi' la tensione di uscita entro limiti consentiti, il condensatore dell'integratore viene sottoposto, oltre alla tensione incognita V_x , anche a una tensione nota V_R , aggiungendo o togliendo in tal modo una quantita' nota di carica.

Lo schema di principio di tale struttura e l'andamento temporale teorico della tensione $v(\cdot)$ sono riportati in fig.13.

Si supponga che la tensione incognita V_x sia negativa; essa resta applicata all'ADC per tutta la durata della fase di runup, ossia durante tale fase l'interruttore I_x di fig.13 rimane sempre chiuso. Si noti che se all'istante $t=0$ fosse chiuso solamente l'interruttore I_x la tensione $v(\cdot)$ crescerebbe come la rampa a trapezoido di fig.13; in realta', viene chiuso anche l'interruttore I_R e quindi la rampa cresce con una pendenza S maggiore. All'istante T_p viene rilevato il segno della tensione $v(\cdot)$; poiche' questo risulta positivo, viene aperto l'interruttore I_R e chiuso l'interruttore I_x . Poiche' V_R e' stata scelta di valore assoluto maggiore di V_x , quando I_R e' chiuso la tensione $v(\cdot)$ comincia a scendere con pendenza S . All'istante $2T_p$ viene nuovamente controllato il segno di $v(\cdot)$; essendo questo ancora positivo, lo stato degli interruttori non viene alterato, per cui tale tensione cala ulteriormente. Quando a un successivo controllo

$$T_{Dmax} = 10 \cdot d \cdot T \quad (45)$$

Si ottiene pertanto tra T_{Dmax} e la risoluzione d una relazione di tipo lineare anziche' esponenziale, con un conseguente notevole risparmio temporale senza alcun degrado della risoluzione.

Con maggior generalita', se B e' la base numerica utilizzata nel conteggio, si puo' scrivere:

$$T_{Dmax} = B \cdot b \cdot T \quad (46)$$

dove $b = \log_b N_{DeqMax}$ rappresenta, al solito, il numero di cifre dell'ADC. E' interessante determinare il valore di B che consente di minimizzare la (46) per un prefissato valore della risoluzione. Il valore minimo della relazione:

$$T_{Dmax} = B \cdot T \cdot \log_b N_{DeqMax} = B \cdot T \cdot \frac{\log_e N_{DeqMax}}{\log_e B} \quad (47)$$

al variare di B in un insieme continuo si verifica per $B = e$; tale valore, pero', non puo' essere usato come base numerica in quanto non e' intero. La tab. III fornisce l'incremento percentuale rispetto al valore minimo di T_{Dmax} per alcuni valori interi di B .

B	$\Delta T_{Dmax} \%$
2	6.1
3	0.4
4	6.1
10	59.8

Tab. III: Incrementi percentuali della durata della fase di rundown rispetto al valore ottenibile per $B = e$.

Da tale tabella si deduce che l'utilizzo della base 2 o della base 4, molto piu' adatte a essere realizzate mediante circuiti digitali della base 3, causa un incremento trascurabile della durata della fase di rundown. Poiche' nella generazione di un numero notevole di rampe con pendenza diversa insorgono delle difficolta', viene in genere preferita la base 4, in quanto richiede un numero di rampe pari a meta' di quello richiesto dalla base 2.

Ovviamente, i risultati numerici riportati sopra devono essere tutti modificati per tener conto che la numerazione e' eseguita in base 4 e non in

(istante $4T_p$), la tensione $v_o(\cdot)$ assume segno negativo, viene aperto I_+ e chiuso I_- , e la rampa riprende a crescere. All'istante $5T_p$, però, $v_o(\cdot)$ è diventata positiva; viene quindi aperto I_- e chiuso I_+ e la rampa riprende a scendere. Si procede in questo modo esaminando con periodicità T_p il segno di $v_o(\cdot)$ e comandando di conseguenza i due interruttori I_+ e I_- .

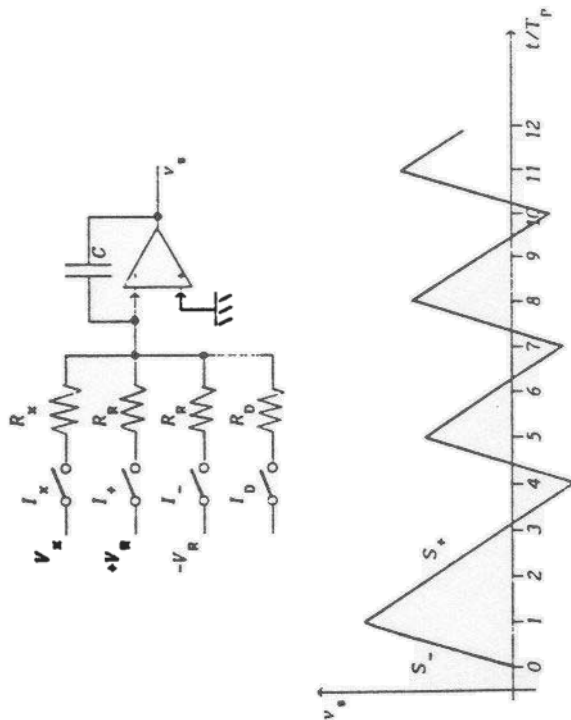


Fig. 13. Integratore di un ADC a doppia rampa con fase di runup multirampa (a) e andamento temporale della tensione di uscita durante tale fase (b).

Si noti che le successive cariche e scariche del condensatore C consentono innanzitutto di mantenere la tensione $v_o(\cdot)$ entro i limiti imposti; questa potrebbe infatti assumere valori troppo elevati se fosse applicata solamente la tensione V_x . Inoltre, la carica aggiunta o tolta al condensatore C tramite la f.e.m. V_R è nota. Se N_+ e N_- rappresentano il numero di intervalli temporali di durata T_p durante i quali sono rimaste applicate le rampe S_+ e S_- , rispettivamente, alla fine della fase di runup si può scrivere:

$$v_o(T_p) = -\frac{V_x}{R \cdot C} (N_+ - N_-) T_p - \frac{V_R}{R \cdot C} (N_+ - N_-) T_p \quad (48)$$

Dalla (48) si ottiene:

$$V_x = -V_R \frac{N_+ - N_-}{N_+ + N_-} - v_o(T_p) \frac{1}{N_+ + N_-} \quad (49)$$

L'unico valore che viene determinato durante la fase di runup è la differenza $N_+ - N_-$. Tutti gli altri parametri del primo addendo sono infatti noti a priori; ciò vale infatti anche per la somma $N_+ + N_-$, in quanto la durata della fase di runup è fissata.

Si noti che l'unica grandezza incognita nella (49) è costituita dal secondo addendo; il valore assoluto di tale quantità non può però superare un valore massimo noto a priori in quanto nella fase di runup i diversi interruttori sono gestiti in modo da mantenere $v_o(\cdot)$ entro limiti prefissati. La (49) consente pertanto di determinare l'ordine di grandezza della tensione V_x , ossia le cifre più significative del valore convertito. Le restanti cifre saranno determinate nella successiva fase di rundown, durante la quale viene stimato il valore $v_o(T_p)$.

Questo modo di procedere permette non solo di aumentare il campo di tensioni convertibili, ma anche di incrementare la risoluzione. E' infatti possibile amplificare in modo noto la tensione applicata all'ingresso dello strumento e, con una opportuna gestione della fase di runup multirampa, determinare le cifre più significative della tensione incognita, mentre le restanti vengono determinate nella successiva fase di rundown.

La suddivisione tra quali cifre sono determinate nella fase di runup e quali in quella di rundown viene stabilito durante il progetto dell'ADC. Come prima ricordato, difficilmente in quest'ultima fase si riescono a determinare più di 4 cifre decimali; le cifre rimanenti devono pertanto essere determinate durante la fase di runup; in questo caso, però, all'aumentare del numero delle cifre si ha un consistente aumento del tempo di conversione.

Esempio.

Un ADC a doppia rampa di elevate prestazioni può effettuare ben 10^5 conver./s con una risoluzione di 4 cifre, oppure solamente 6 conver./s se la risoluzione richiesta è di 8 cifre.

Accorgimenti per migliorare le prestazioni in un ADC a doppia rampa

Finora è stato supposto un comportamento ideale dei componenti e dei circuiti utilizzati in un ADC a doppia rampa. Nel funzionamento reale, però, gli effetti di uno scostamento dalla idealità devono essere attentamente esaminati, in particolare quando deve essere garantita una elevata accuratezza.

Un grosso problema è costituito dai tempi richiesti per l'apertura e

la chiusura dei vari interruttori, tutti realizzati con componenti elettronici allo stato solido; infatti, la quantità di carica scambiata con l'integratore durante tali intervalli non è nota, né può essere facilmente determinata a causa dei numerosi parametri circuitali che la influenzano.

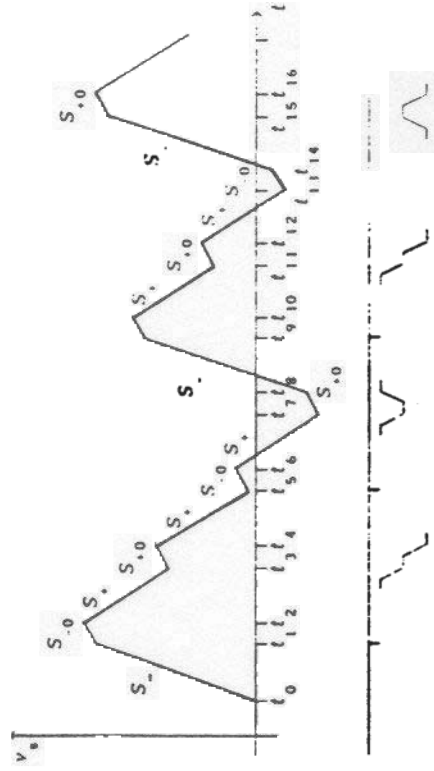
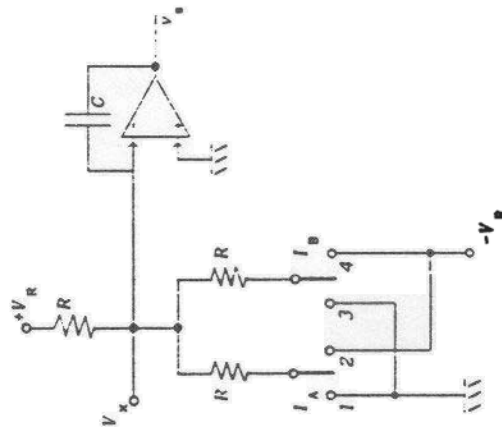


Fig.14. Struttura che consente la compensazione dell'offset introdotto a causa dell'azionamento degli interruttori durante la fase di run-in.

In pratica si può ritenere con accettabile approssimazione che tale carica rimanga costante per lo stesso cambiamento di posizione dello stesso interruttore. Se inoltre il numero di azionamenti dei vari interruttori è costante e indipendente dal valore della tensione incognita, la carica

globale trasferita in ogni conversione durante le transizioni di stato degli interruttori può essere ritenuta costante, ossia una incertezza di tipo sistematico; ciò si traduce in una tensione di offset che può essere facilmente determinata, e quindi successivamente corretta, eseguendo una conversione in assenza di ingresso. Una delle possibili soluzioni circuitali adottate nella fase di run-in è riportata in Fig.14.

I due interruttori I_A e I_B possono assumere in totale 4 diverse posizioni. Tenendo presente che il punto P va considerato a massa virtuale, con I_A in posizione 1 e I_B in posizione 3, le resistenze inferiori non sono percorse da alcuna corrente. La corrente erogata da $+V_R$, invece, carica il condensatore; con le convenzioni poste, pertanto, $v_o(\cdot)$ diminuisce linearmente con pendenza S_{-} . Se i due interruttori sono invece in posizione 2 e 4, la f.e.m. $-V_R$ risulta caricata su una resistenza $R/2$; su tale resistenza circola allora una corrente doppia di quella proveniente da $+V_R$ ed è quindi necessario che una eguale corrente venga fornita dalla capacità C; la tensione $v_o(\cdot)$ aumenta pertanto con pendenza S_{+} .

Se invece I_A e I_B sono posizionati in 1 e 4, nessuna corrente interessa la capacità C; analoga situazione si verifica quando gli interruttori sono nelle posizioni 2 e 3. Queste due diverse posizioni degli interruttori vengono distinte individuandole rispettivamente con S_{+0} e S_{-0} ; il pedice zero sta a indicare che, se non vi sono altre tensioni applicate, $v_o(\cdot)$ si mantiene costante.

Si supponga ora che all'istante t_0 sia applicata la tensione incognita V_x , supposta negativa per fissare le idee; contemporaneamente I_A e I_B siano posizionati in 2 e 4. Si ha allora un incremento di $v_o(\cdot)$ con pendenza S_{-} fino all'istante t_1 , quando I_B viene posizionato in 3, mentre I_A rimane in posizione 2. Si è ora nelle condizioni di pendenza S_{-0} , ma la tensione $v_o(\cdot)$ continua a crescere a causa della presenza della tensione V_x costantemente applicata. Questa situazione viene mantenuta per un piccolo intervallo di durata $t_2 - t_1$ costante; agendo in funzione della polarità di $v_o(t_2)$, all'istante t_2 gli interruttori vengono posizionati in 1 e 3, ottenendo così una pendenza S_{+} . Le successive posizioni degli interruttori I_A e I_B , con riferimento al caso illustrato in Fig.14, sono riportate in Tab. IV.

Si osservi che da una posizione S_{-0} si ritorna alla stessa posizione dopo essere passati per S_{+0} . L'ordine degli azionamenti dei due interruttori nel passaggio fra due successivi stati S_{-0} varia a seconda del valore della tensione $v_o(\cdot)$ inverte, globalmente, il numero di azionamenti e' costante: infatti, entrambi gli interruttori sono sempre azionati due volte, come si può anche verificare dalle quattro possibili situazioni in cui le rampe si

possono susseguire, riportate in fig.15. Nella parte bassa di fig.14(b) e a destra della tab.IV sono invece riportate le situazioni che si verificano nell'esempio considerato.

t_i	t_f	I_A	I_B	
t_0	t_1	2	4	S^-
t_1	t_2	2	3	S^0
t_2	t_3	1	3	S^+
t_3	t_4	1	4	S^0
t_4	t_5	1	3	S^+
t_5	t_6	2	3	S^0
t_6	t_7	1	3	S^+
t_7	t_8	1	4	S^{+0}
t_8	t_9	2	4	S^-
t_9	t_{10}	2	3	S^0
t_{10}	t_{11}	1	3	S^+
t_{11}	t_{12}	1	4	S^{+0}
t_{12}	t_{13}	1	3	S^+
t_{13}	t_{14}	2	3	S^0

Tab. IV. Posizioni degli interruttori corrispondenti al caso di fig. 14(b).

Si conclude pertanto che, con la disposizione circuitale di fig. 14(a), il numero di azionamenti degli Interruttori durante la fase di runup e' costante e non dipende dalla tensione V_x da misurare. Si può quindi valutare l'effetto di tali azionamenti applicando all'ingresso una tensione nulla; il valore così ottenuto sarà poi utilizzato per compensare l'influenza del comportamento non ideale degli Interruttori durante l'effettiva misura. La valutazione di questo offset viene riportata automaticamente con regolarità in quanto il comportamento degli Interruttori può variare per cause esterne, quali ad esempio la temperatura e la tensione di alimentazione.

Oltre alla componente dovuta all'azionamento degli interruptori, la tensione presente in uscita in assenza di ingresso risente anche degli offset introdotti dai vari op. amp. impiegati. Anche in questo caso, comunque, per intervalli temporali di durata sufficientemente breve l'offset introdotto può essere considerato costante, ossia una incertezza di tipo sistematico. E' quindi possibile correggere l'effetto della tensione di offset globale sul valore numerico di uscita; a tale scopo, utilizzando il comando `autozero on`, il convertitore può essere predisposto in modo che il

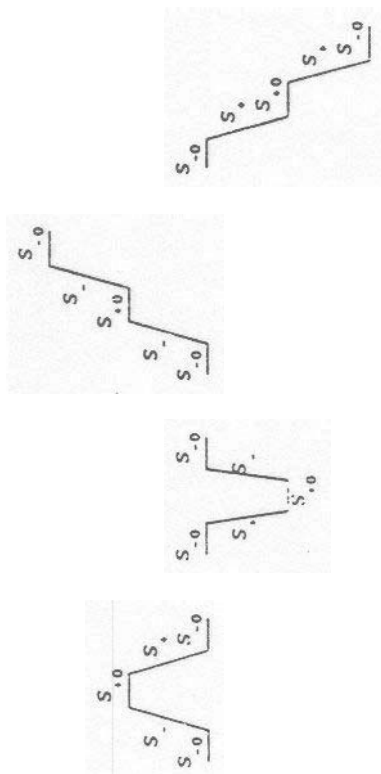


Fig.15. Possibili sequenze di rampe della tensione di uscita.

Questo modo di procedere, se da un lato aumenta l'accuratezza dei risultati, riduce a metà il numero di conversioni eseguibili in un dato intervallo di tempo. Comunque, spesso l'ADC può eseguire una stima dell'offset solo dopo un dato numero di conversioni, anziché a ogni conversione; la velocità di conversione viene così mantenuta elevata; si richiiede però che la tensione di offset sia costante per intervalli di tempo più lunghi.

Come illustrato precedentemente, la fase di rundown e' formata da un numero finito di rampe, e termina quando l'ultima rampa di pendenza unitaria attraversa lo zero. Tale evento e' controllato tramite un comparatore, il quale presenta ovviamente una propria isteresi, introducendo quindi una incertezza nella determinazione del passaggio per lo zero che si traduce poi in una incertezza nel valore convertito. Una opportuna scelta del numero di rampe durante la fase di runup consente di iniziare la fase di rundown con una tensione $v_{(.)}$ di segno prefissato; può così essere noto a priori il segno della pendenza di tutte le rampe della fase di rundown e, in particolare, dell'ultima. Ciò consente di predisporre il comparatore con cui viene verificato l'ultimo l'attraversamento per lo zero in modo tale che una delle sue tensioni di soglia coincida con la tensione nulla; si riesce così a determinare con maggior accuratezza l'istante in cui si verifica l'attraversamento cercato.

In tutte le precedenti relazioni si è indicata con V_p una generica

tensione di riferimento. Innanzi tutto si fa presente che il valore di tale tensione non deve necessariamente essere costante durante tutte le fasi della conversione; in tal caso il convertitore dovrà però disporre di più tensioni di riferimento, delle quali deve essere garantito sia il valore, sia la costanza; il blocco che fornisce V_g deve essere quindi realizzato con particolari cautele. Normalmente vengono utilizzati circuiti dove sono impiegati sia diodi Zener, sia diodi normali, in modo da rendere quasi nullo il coefficiente di temperatura e avere perciò una tensione costante anche al variare delle condizioni operative dell'ADC.

CAMPI DI IMPIEGO DEI DIVERSI TIPI DI ADC ILLUSTRATI

Gli ADC più diffusi sono essenzialmente quelli a integrazione, ad approssimazioni successive e quelli di tipo flash.

I convertitori a integrazione, pur richiedendo un tempo di conversione superiore ad alcune decine di ms, consentono di raggiungere elevati fattori di selezione al rumore di modo normale. Questi ADC vengono quindi impiegati in sistemi di acquisizione a bassa frequenza, ma che richiedono una elevata accuratezza; essi trovano infatti largo impiego nei multimetri digitali.

I convertitori ad approssimazioni successive, invece, offrono tempi di conversione dell'ordine di alcuni μs , anche se questo valore dipende sia dal numero di bit utilizzato, sia dalla frequenza del clock interno della struttura. Poiché questi ADC convertono il valore istantaneo del segnale, il valore convertito risente fortemente di un eventuale rumore di modo normale sovrapposto al segnale utile. Queste caratteristiche rendono tali ADC di uso generale in sistemi di acquisizione a medie frequenze, ossia all'incirca tra alcuni kHz e alcune centinaia di kHz.

Gli ADC paralleli, invece, sono utilizzati in sistemi di acquisizione che richiedono una elevata frequenza di campionamento e un ridotto numero di bit; essi trovano infatti larga diffusione negli oscilloscopi digitali e, più in generale, in tutta la strumentazione numerica che richiede ridotta accuratezza, ma larghe bande di analisi.

COMPORTAMENTO DEGLI ADC A INTEGRAZIONE NEI CONFRONTI DEL RUMORE SOVRAPPOSTO AL SEGNALE UTILE

E' già stato notato che negli ADC in cui viene convertito il valore della tensione analogica presente in ingresso all'istante in cui viene

verificata la coincidenza con la tensione della rampa, un eventuale rumore sovrapposto al segnale utile può falsare notevolmente la misura, come accade ad esempio nel caso in cui la tensione di ingresso e' corrotta da un rumore di tipo impulsivo.

Un ADC a integrazione, invece, converte il valore medio della tensione presente all'ingresso durante l'intera durata della conversione per cui il risultato finale e' influenzato solamente dal valore medio che il rumore assume in tale intervallo.

Per analizzare il comportamento di questo tipo di convertitori conviene trattare l'integrazione come un sistema lineare tempo-invariante. Per determinare la risposta in frequenza $H(\cdot)$ di tale sistema e' possibile procedere in diversi modi; in questa sede si ritiene conveniente valutare la risposta del filtro a un disturbo di tipo sinusoidale di frequenza f_0 generica:

$$v_N(t) = V_N \sin 2\pi f_0 t \quad (50)$$

Come appena affermato, l'effetto di tale disturbo sul valore convertito dipende solamente dal valor medio che il segnale sinusoidale presenta nell'intervallo di integrazione di durata T_1 . Se la conversione inizia al generico istante t , tale valor medio risulta:

$$\langle v_N(t+T_1) \rangle = \frac{V_N}{T_1} \int_t^{t+T_1} \sin(2\pi f_0 \tau) d\tau = -\frac{V_N}{2\pi f_0 T_1} \left[\cos 2\pi f_0 (t+T_1) - \cos 2\pi f_0 t \right]$$

$$= V_N \frac{\sin(\pi f_0 T_1)}{\pi f_0 T_1} \sin 2\pi f_0 \left(t + \frac{1}{2} T_1 \right) \quad (51)$$

Come atteso, l'uscita del filtro e' pertanto costituita ancora da un segnale sinusoidale; e' noto infatti dalla teoria che

$$\langle v_N(t+T_1) \rangle = |H(f_0)| V_N \sin \left[2\pi f_0 \left(t + T_1 + \arg(H(f_0)) \right) \right] \quad (52)$$

Confrontando la (51) con la (52) si ottiene pertanto:

$$|H(f_0)| = \frac{\sin(\pi f_0 T_1)}{\pi f_0 T_1} = \frac{\sin(\pi \lambda_0)}{\pi \lambda_0} \quad (53)$$

dove la frequenza normalizzata $\lambda_0 = f_0/T_1$ rappresenta il numero di periodi del segnale di rumore contenuti nell'intervallo di integrazione.

Al variare della frequenza f_0 , quindi, il segnale di rumore ha una diversa influenza sul valore convertito.

Si noti che $|H(f_0)|$ rappresenta anche il rapporto $\max \langle v(t) \rangle / V_m$; esso è pertanto un indice della capacità del convertitore di attenuare un rumore a frequenza f_0 . La quantità:

$$RN(\lambda_0) = 20 \log_{10} \frac{1}{|H(\lambda_0)|} = 20 \log_{10} \frac{\pi \lambda_0}{\sin(\pi \lambda_0)} \quad [dB] \quad (54)$$

è detta pertanto rapporto di selezione al modo normale $RN(\lambda_0)$ alla frequenza normalizzata λ_0 . L'andamento di $RN(\cdot)$ è riportato in fig.15.

Come si può notare da tale figura, il valore di $RN(\lambda)$ cresce all'aumentare del numero di periodi del rumore nell'intervallo di conversione. Inoltre, $RN(\lambda)$ tende a infinito per $\lambda = k$, k intero e non nullo, ossia quando l'intervallo di conversione contiene un numero intero di periodi del rumore. Quando λ tende a zero, invece, l'integrazione ha una influenza trascurabile sul rumore.

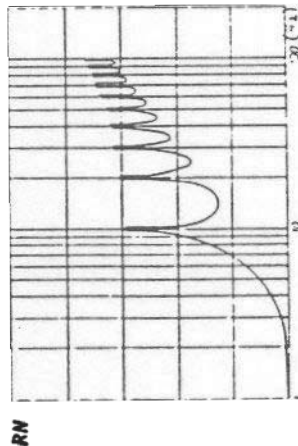


Fig.16. Andamento del rapporto di selezione al modo normale in funzione della frequenza del rumore.

È interessante inoltre notare che, agendo sul valore di T_1 e' possibile rendere la conversione insensibile a una particolare frequenza di

rumore. E' questo il classico caso in cui si desidera eliminare il ripple che si manifesta nella tensione da convertire a causa di interferenze con la rete di alimentazione. Poiche' questa interferenza ha una frequenza fissa, legata alla frequenza di rete e al tipo di alimentatore usato, una adeguata scelta di T_1 consente di rendere teoricamente infinito il rapporto di selezione sia alla frequenza di interesse, sia a tutte le sue armoniche.

Si noti infine che, poiche' l'integratore può essere visto come un filtro passa basso, gli ADC che adottano questa soluzione presentano una buona selezione anche nei confronti dei rumori a larga banda sovrapposti al segnale utile.