

Corso di Alfabetizzazione Informatica

2001/2002

La CPU

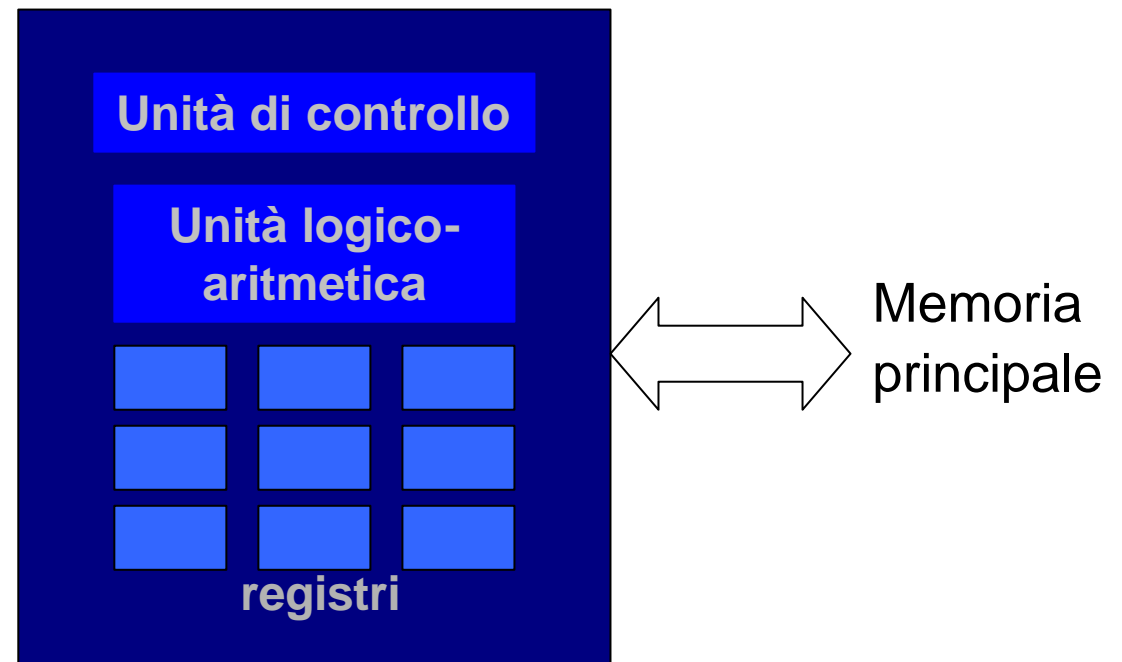
CPU (Central Processing Unit)

Funzione:

eseguire i programmi immagazzinati in memoria principale prelevando le istruzioni (e i dati relativi), interpretandole ed eseguendole una dopo l'altra

E' formata da:

- unità di controllo
- unità logico aritmetica
- registri



La CPU è inoltre caratterizzata dall'insieme delle istruzioni che può eseguire (instruction set)

L'Unità di controllo (1/2)

E' l'unità che si occupa di dirigere e coordinare le attività interne alla CPU che portano all'esecuzione di una istruzione

L'esecuzione di una istruzione avviene attraverso alcune fasi:

Ciclo del processore

Fetch

L'istruzione da eseguire viene prelevata dalla memoria e trasferita all'interno della CPU

Decode

L'istruzione viene interpretata e vengono avviate le azioni interne necessarie per la sua esecuzione

Operand Assembly

Vengono prelevati dalla memoria i dati su cui eseguire l'operazione prevista dalla istruzione

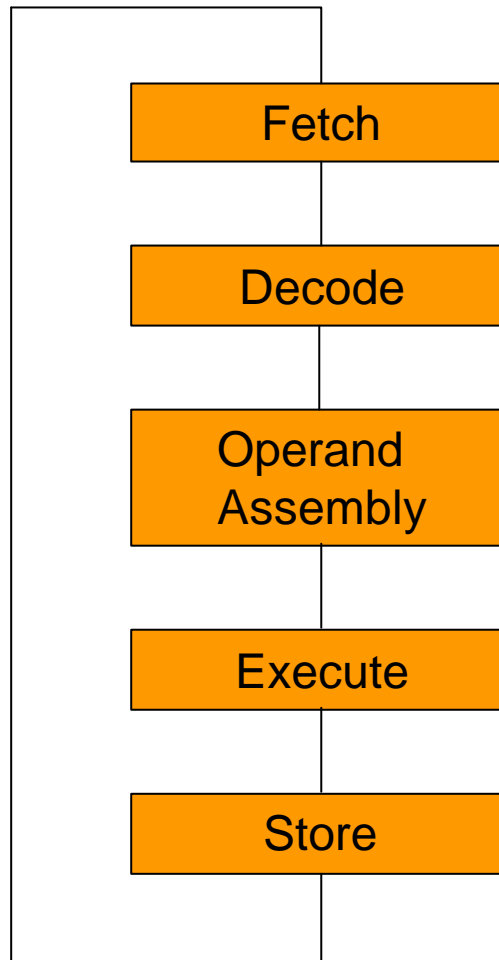
Execute

Viene portata a termine l'esecuzione dell'operazione prevista dalla istruzione

Store

Viene memorizzato il risultato dell'operazione prevista dalla istruzione

L'Unità di controllo (2/2)



L'unità di controllo realizza in ciclo le fasi per eseguire la sequenza di istruzioni che costituiscono il programma

L'Unità Logico Aritmetica

E' l'unità che si occupa di realizzare le operazioni logiche ed aritmetiche eventualmente richieste per eseguire un'istruzione

Operazioni Aritmetiche

ADD

SUB

MUL

DIV

REM

SET

Operazioni Logiche

CMP

AND

OR

NOT

I registri

Hanno la funzione di memorizzare all'interno della CPU dati e istruzioni necessari all'esecuzione

- **Registri generali**

- **Registri speciali**

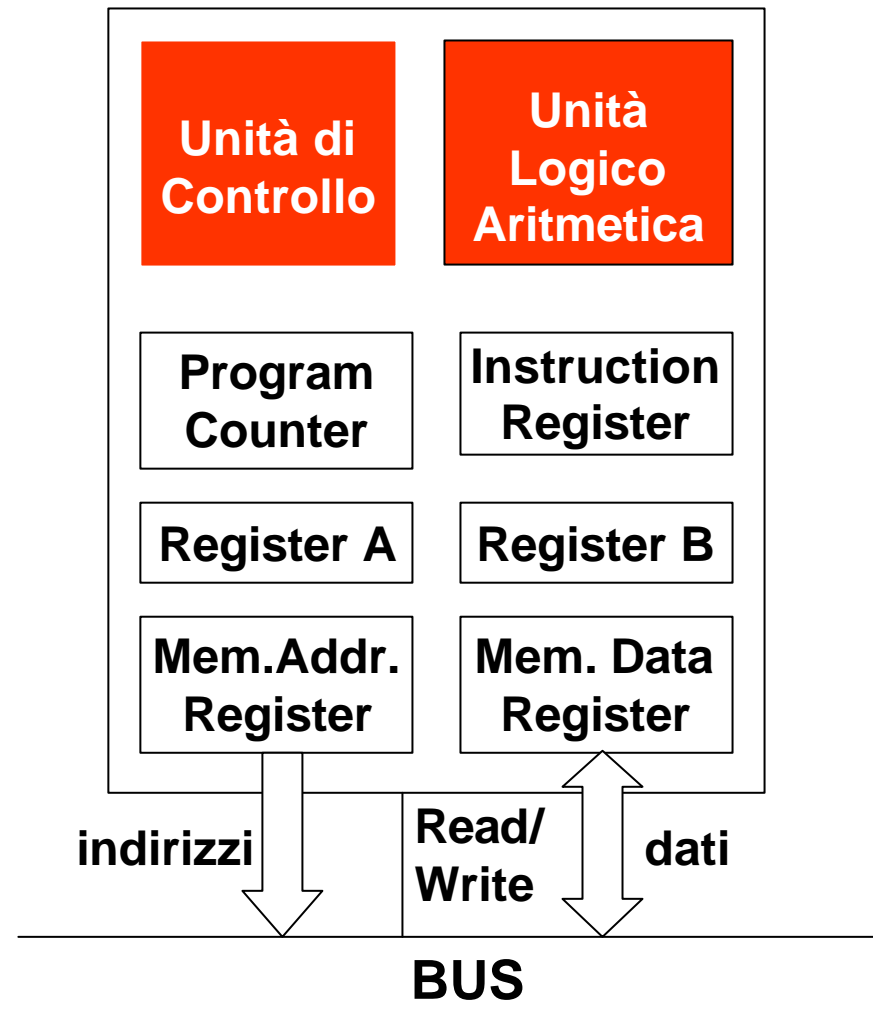
- Program Counter (PC)
- Mem. Address Reg. (MAR)
- Mem. Data Register (MDR)
- Instruction Register (IR)

I registri speciali non sono accessibili dalle istruzioni

Connessione della CPU con il sistema

I vari componenti interni della CPU sono comunicanti tramite connessioni interne.

La CPU è connessa al resto del sistema tramite il BUS (linee indirizzi, dati e controllo).



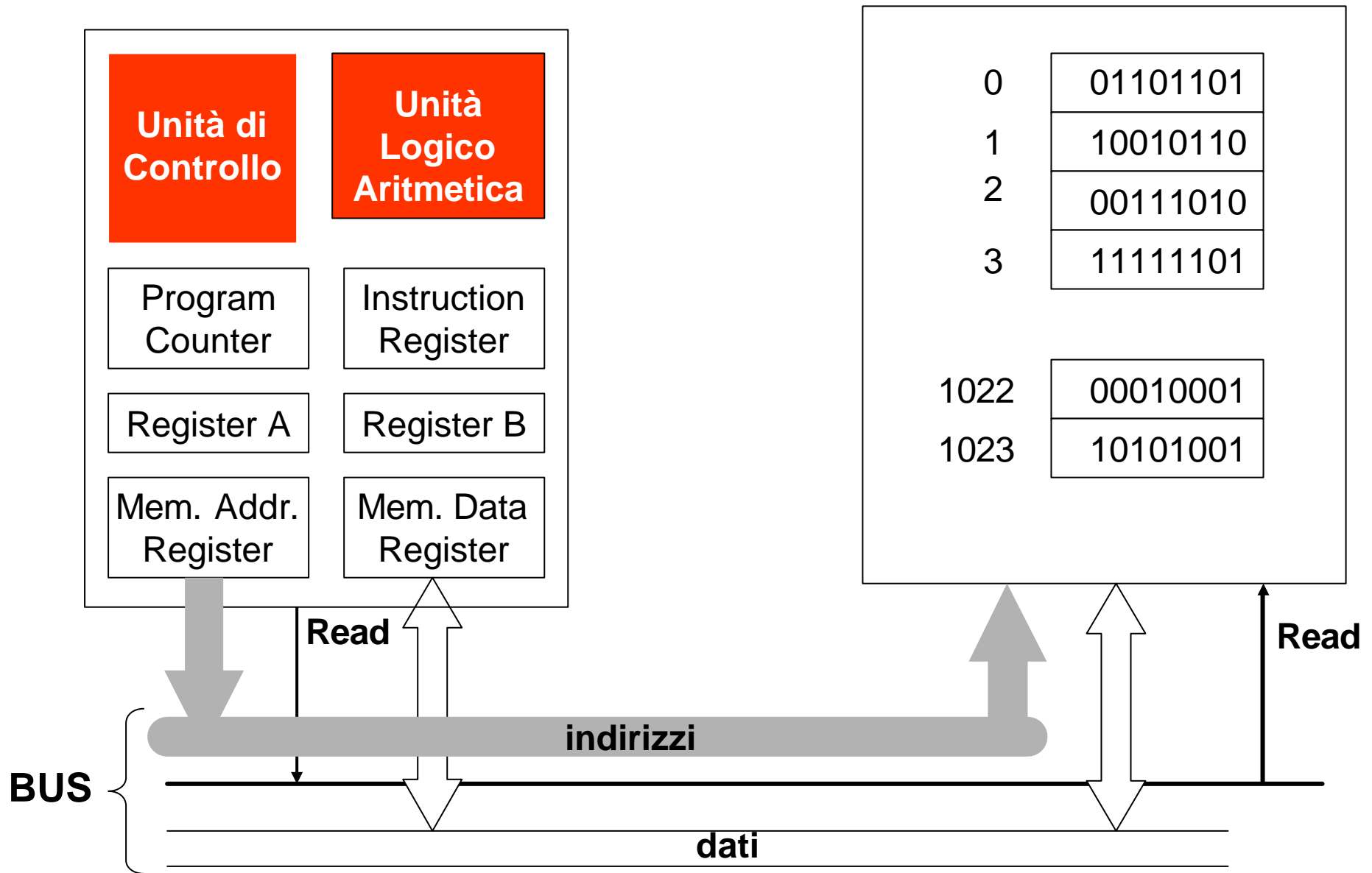
Trasferimento CPU-memoria

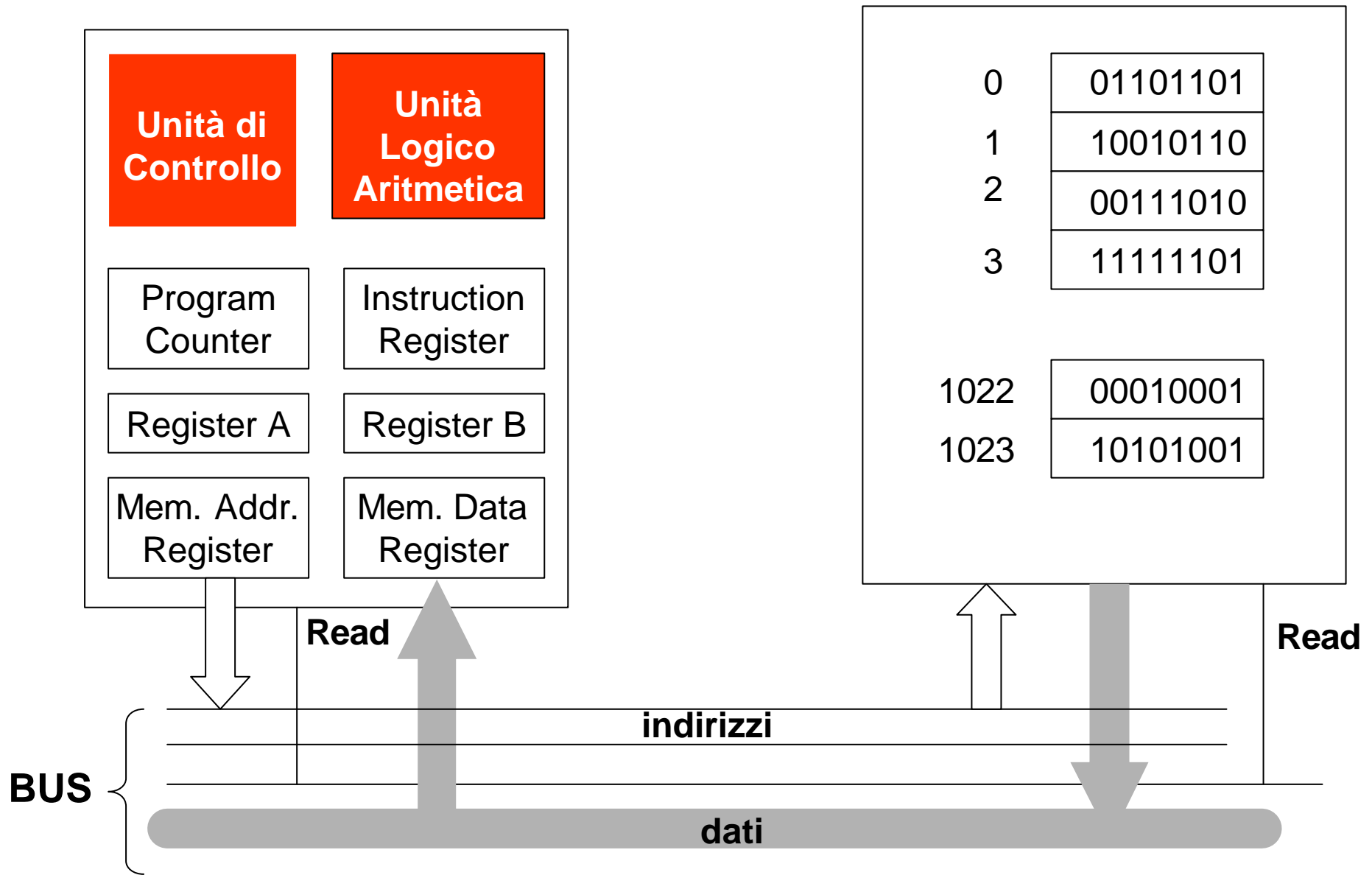
Qualunque sia il trasferimento da realizzare, la CPU (master) deve precisare l'indirizzo del dato da trasferire.

In queste operazioni, la memoria è comunque uno slave e “subisce” l’iniziativa della CPU, ricevendo da questa l’indirizzo del dato da trasferire e l’informazione sull’operazione da realizzare (lettura o scrittura)

Trasferimento memoria ® CPU (lettura)

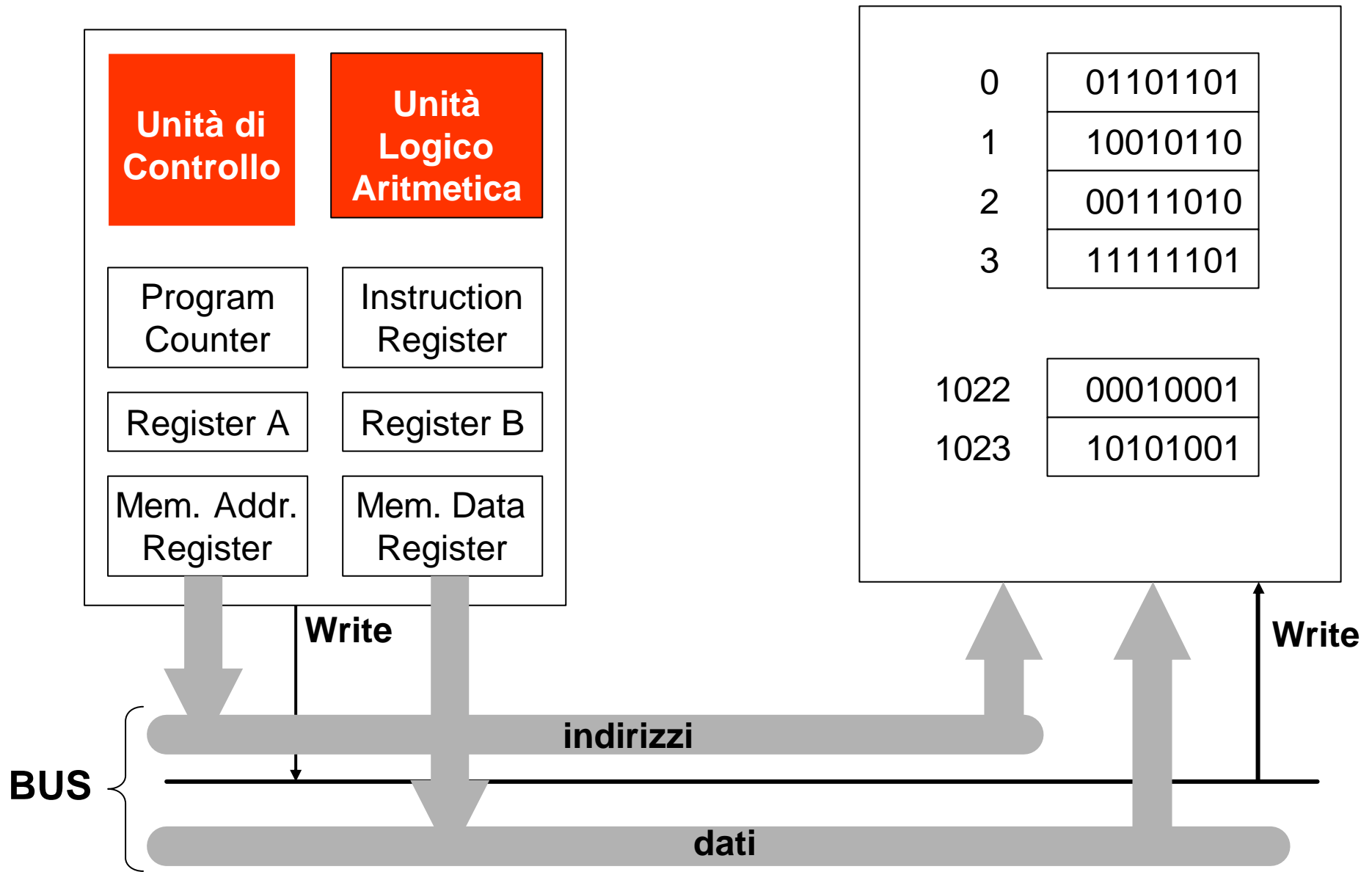
- 1) la CPU scrive l'indirizzo del dato da trasferire sul MAR che lo propagherà alle linee indirizzi del bus. Contemporaneamente, segnala sulle linee di controllo che si tratta di una lettura.
- 2) la memoria riceve, tramite il bus, l'indirizzo e l'indicazione dell'operazione da effettuare. Copia il dato dal registro individuato sulle linee dati del bus.
- 3) il dato richiesto, tramite le linee dati del bus, arriva al MDR della CPU. Da qui sarà spostato verso gli altri registi interni.

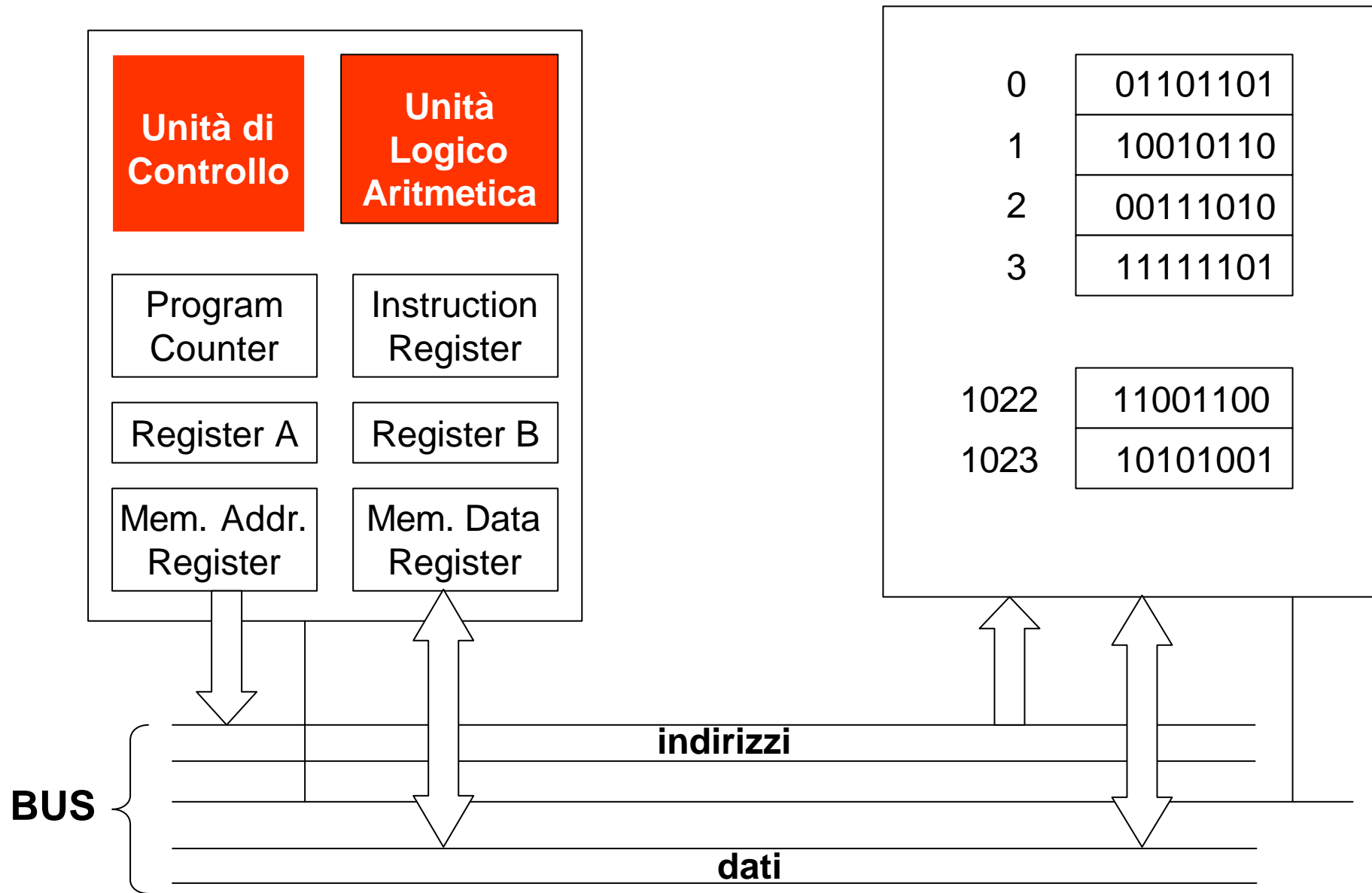




Trasferimento CPU ® memoria (scrittura)

- 1) la CPU scrive l'indirizzo del dato da trasferire sul MAR, mentre il dato viene copiato sul MDR. Il contenuto dei due registri viene propagato sulle linee indirizzi e dati del bus. Contemporaneamente, la CPU segnala sulle linee di controllo che si tratta di una scrittura.
- 2) la memoria riceve, tramite il bus, l'indirizzo, il dato e l'indicazione dell'operazione da effettuare. Copia il dato dalle linee dati del bus al registro individuato dall'indirizzo.





Esempio di esecuzione di una istruzione

Consideriamo un'istruzione del tipo:

ADD (1021),(1022),1023

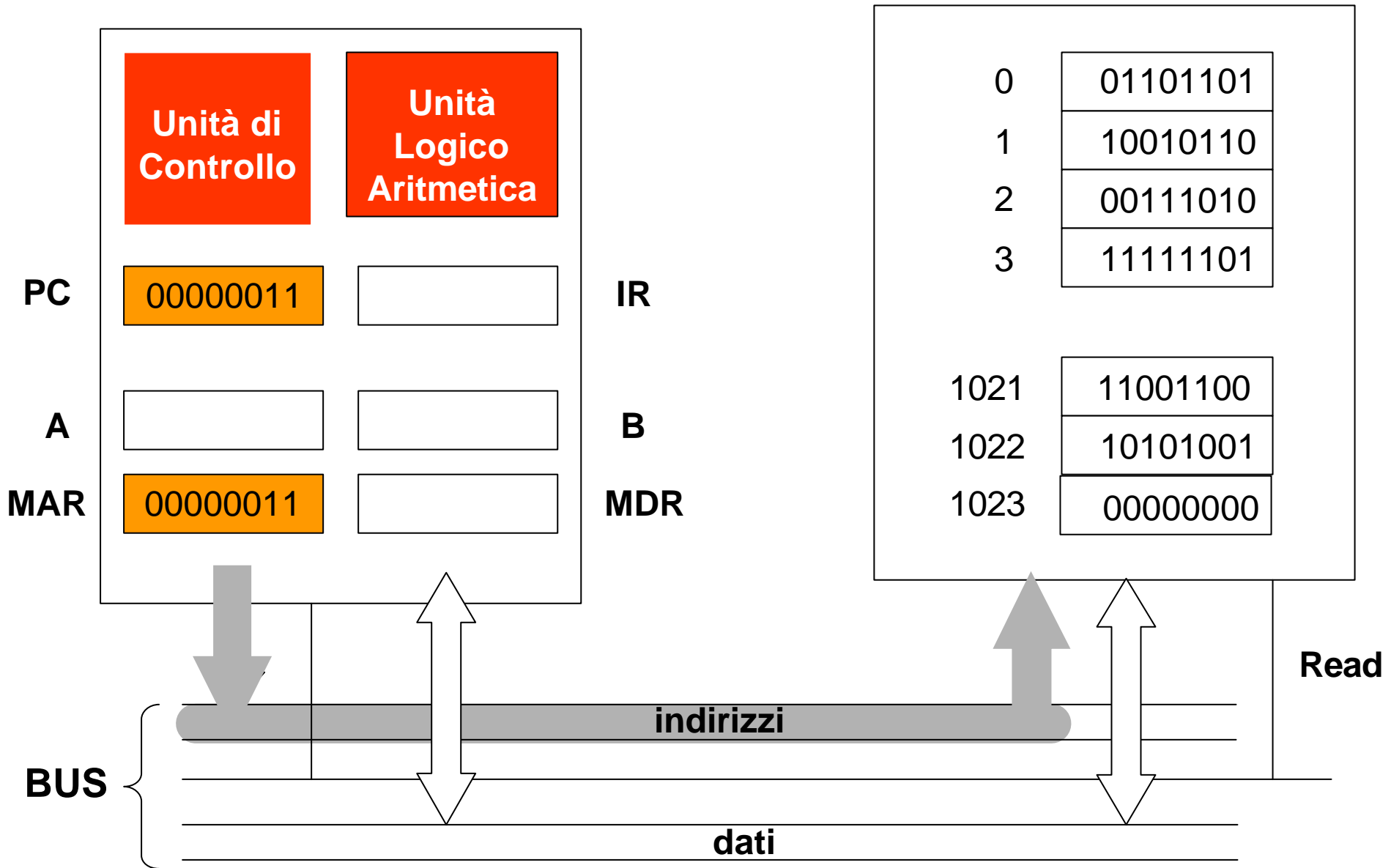
Il cui significato è:

“somma i valori che trovi nei registri di memoria di indirizzo 1021 e di indirizzo 1022 e memorizza il risultato nel registro di indirizzo 1023”.

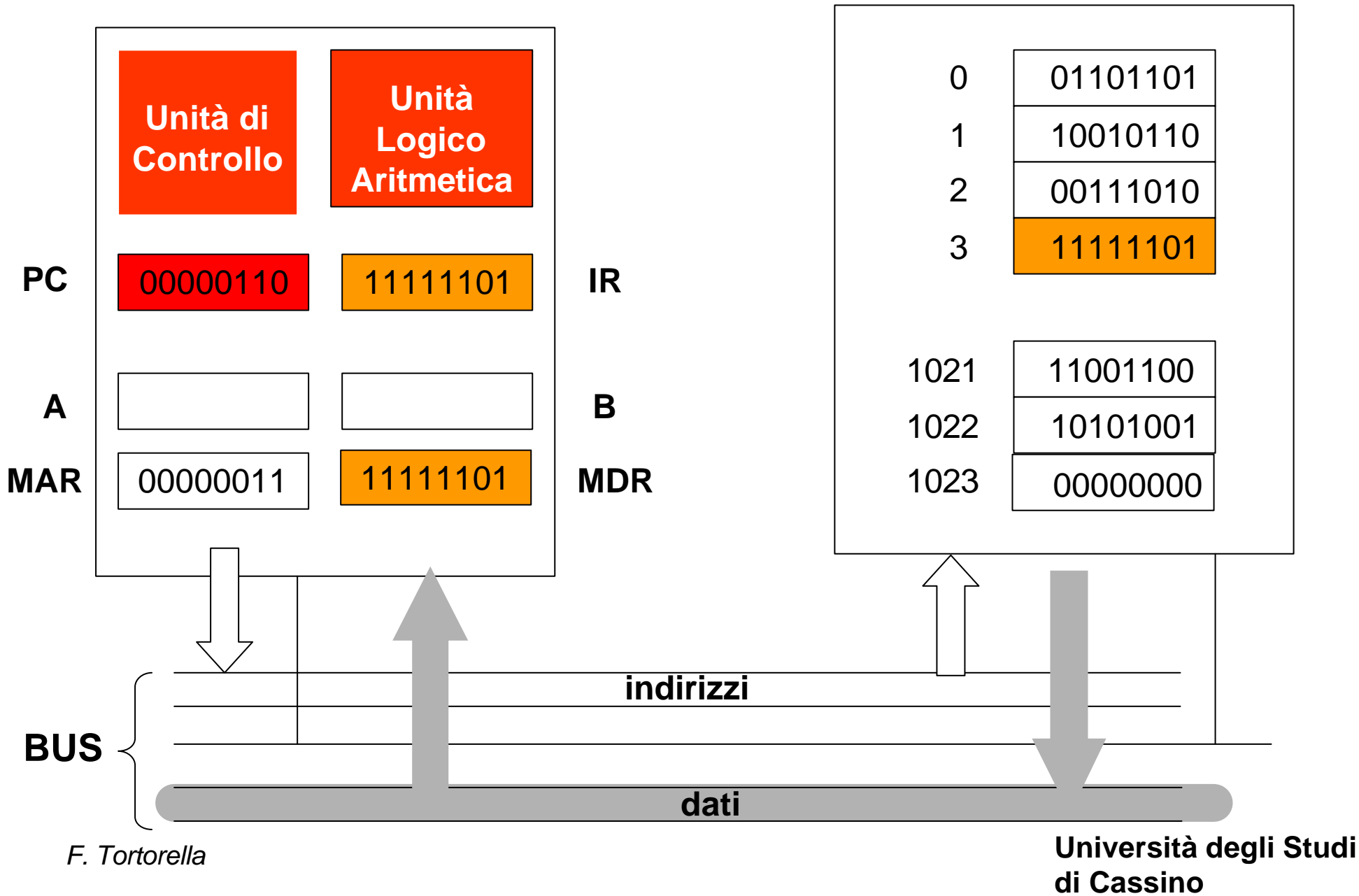
Supponiamo inoltre che l'istruzione si trovi memorizzata nel registro di memoria di indirizzo 3.

Consideriamo le varie fasi necessarie per l'esecuzione di questa istruzione...

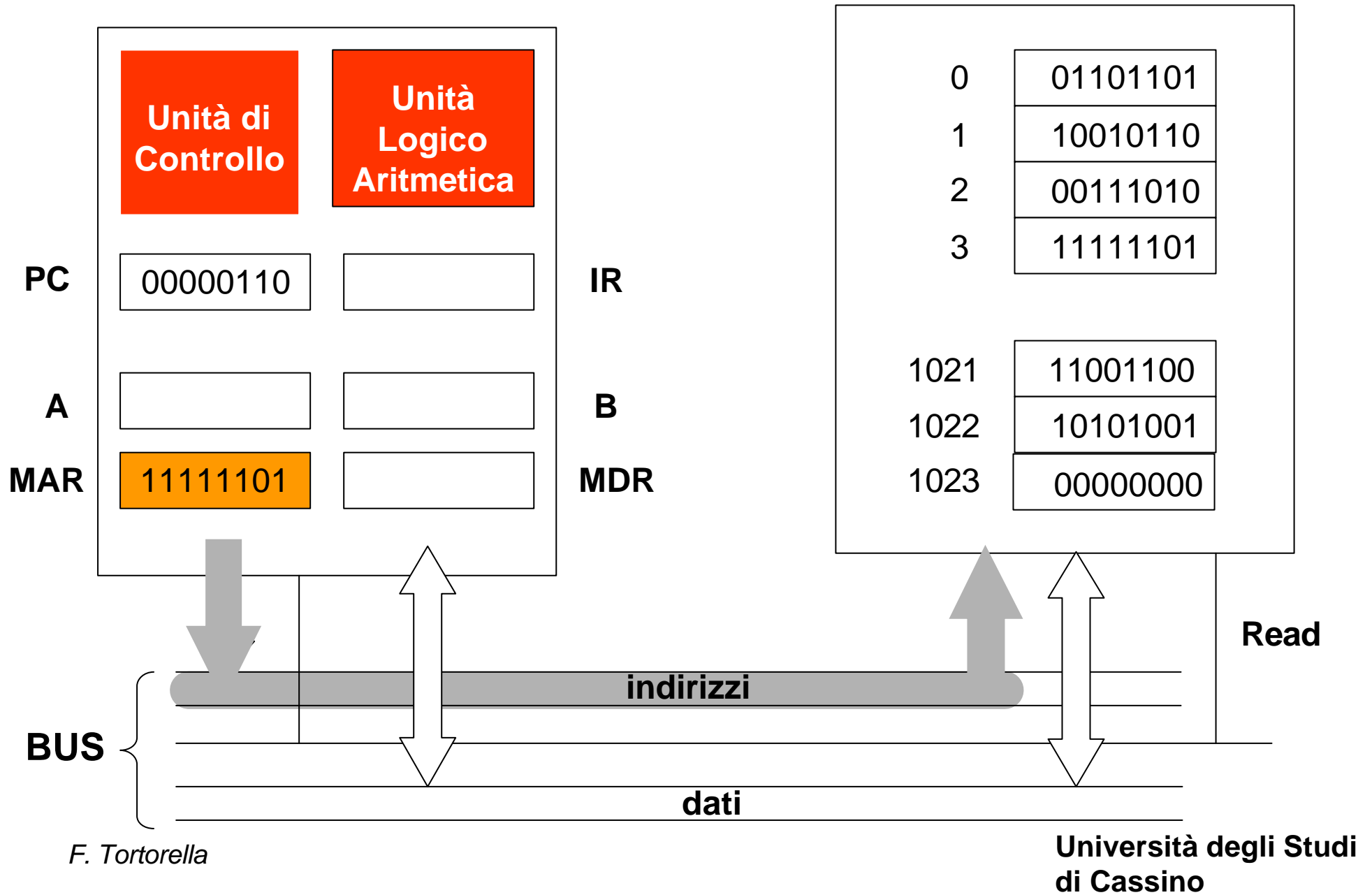
Fase FETCH



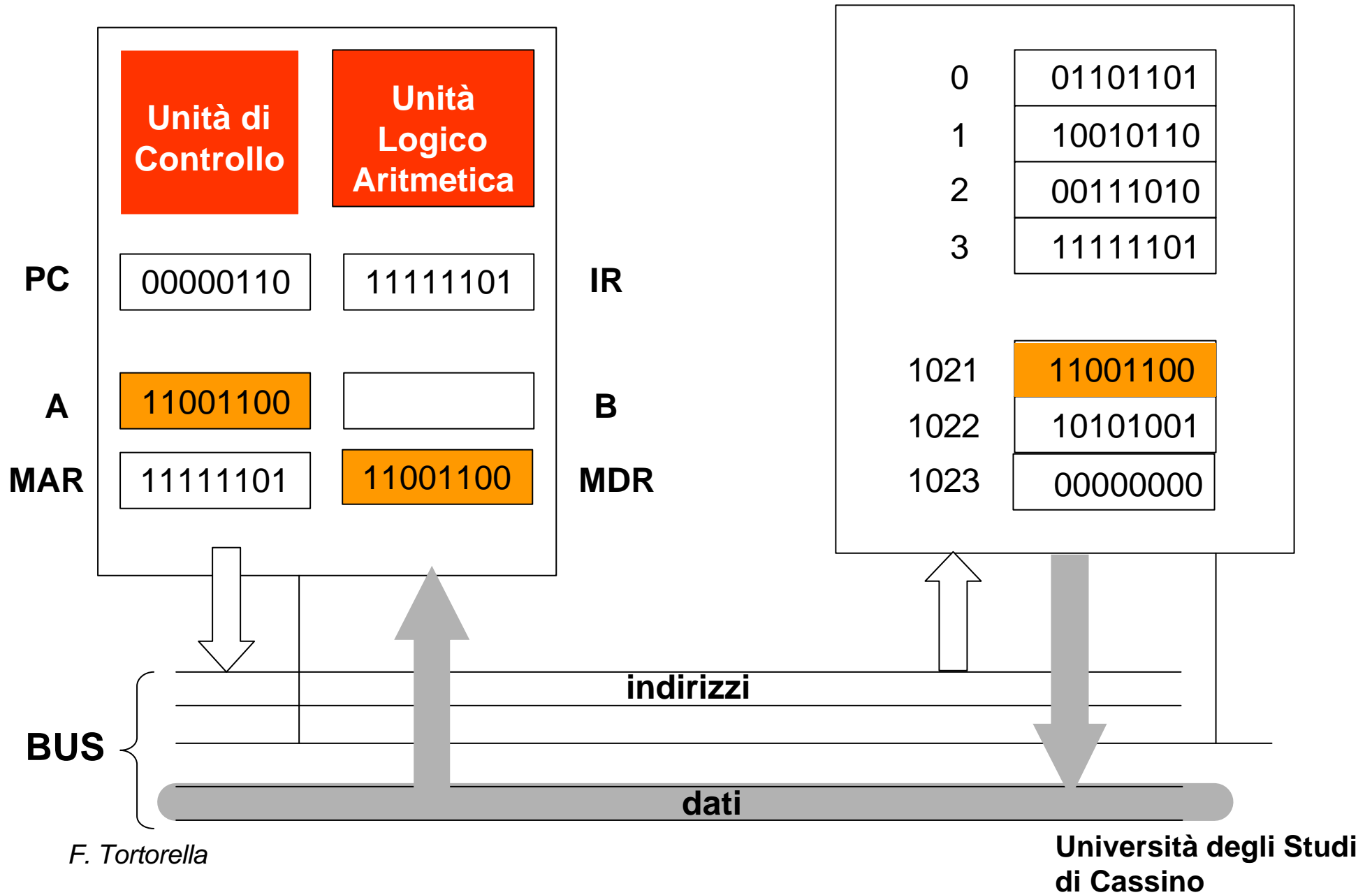
Fase FETCH



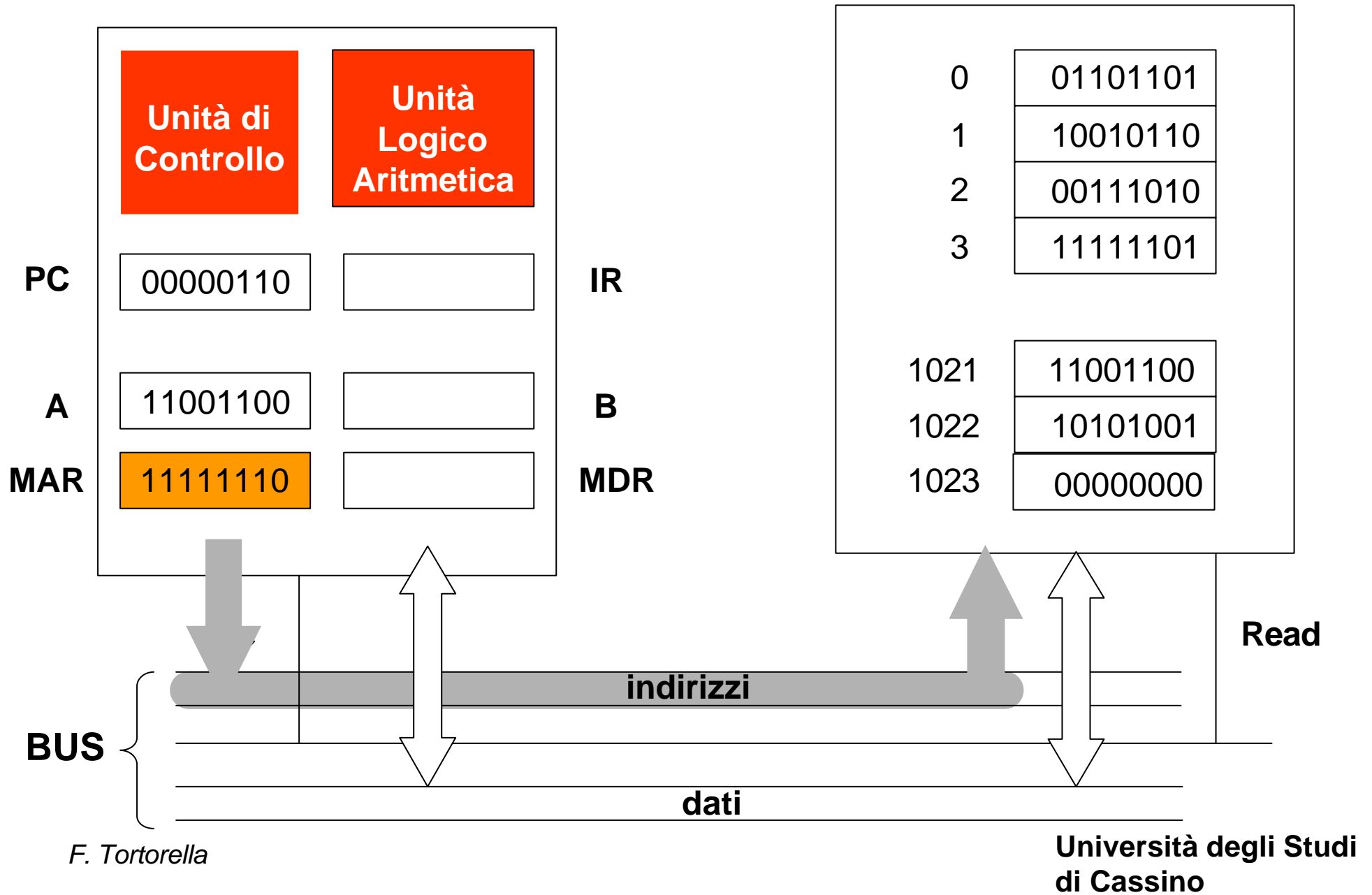
Fase OPERAND ASSEMBLY



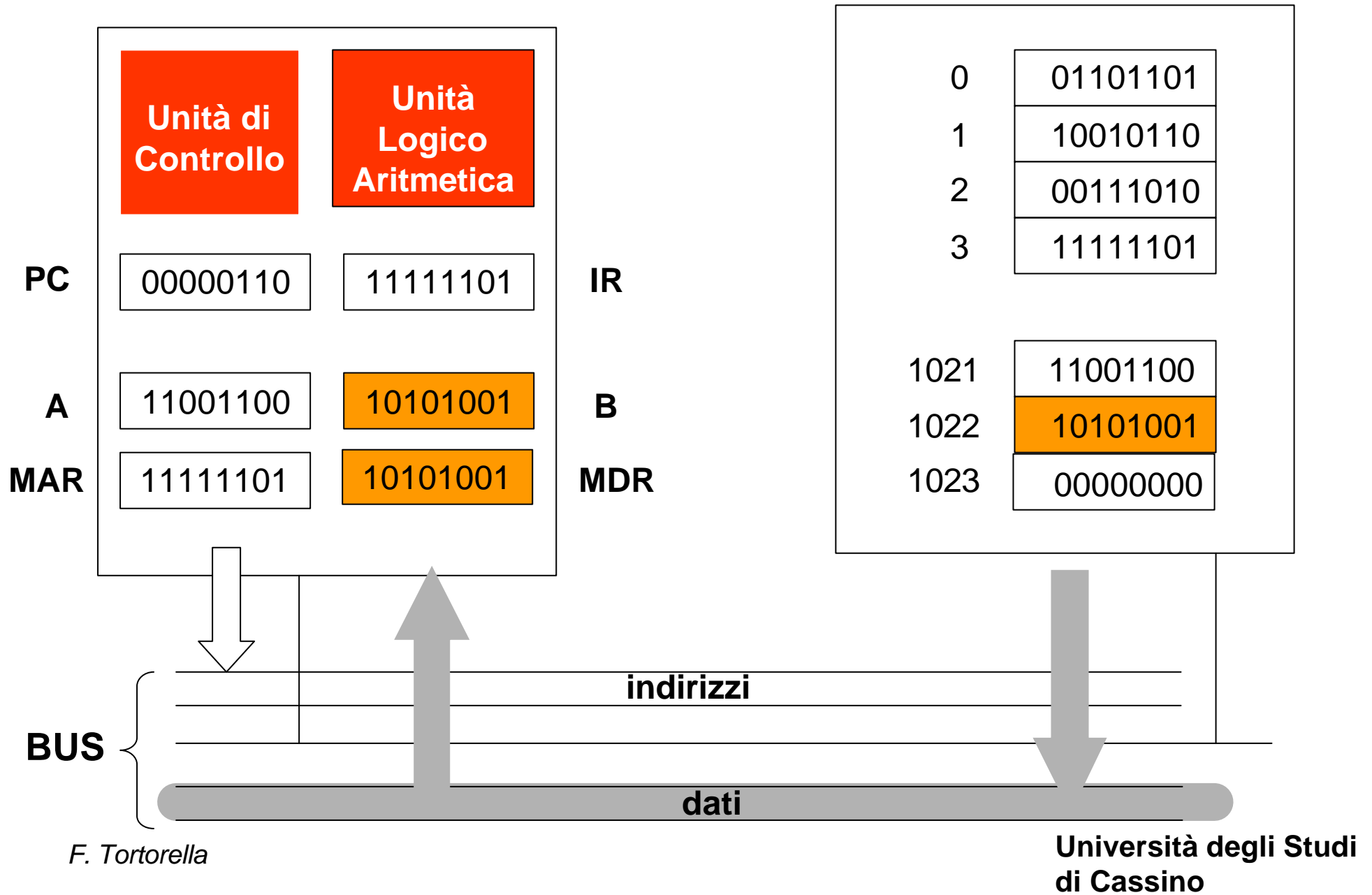
Fase OPERAND ASSEMBLY



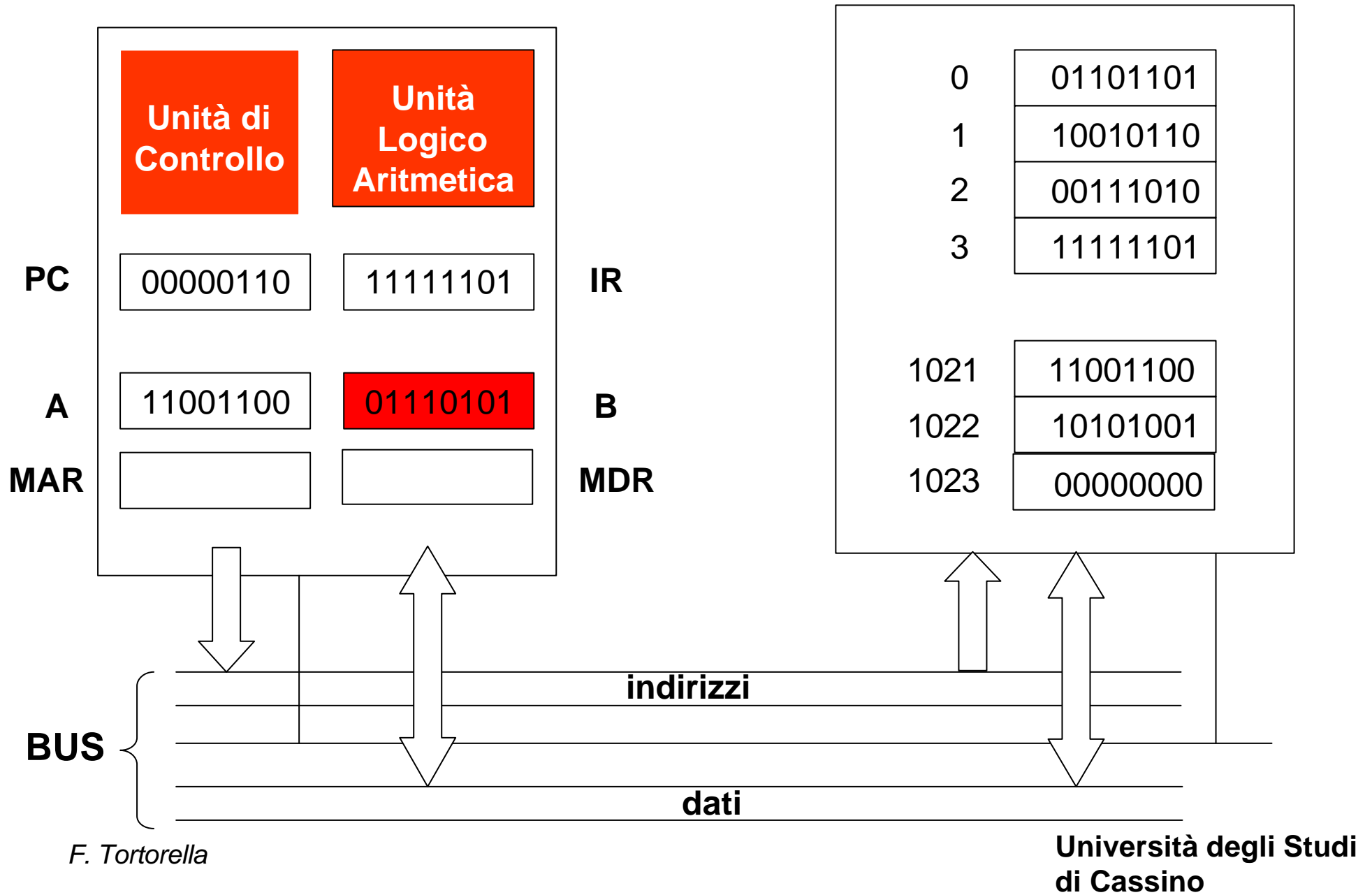
Fase OPERAND ASSEMBLY



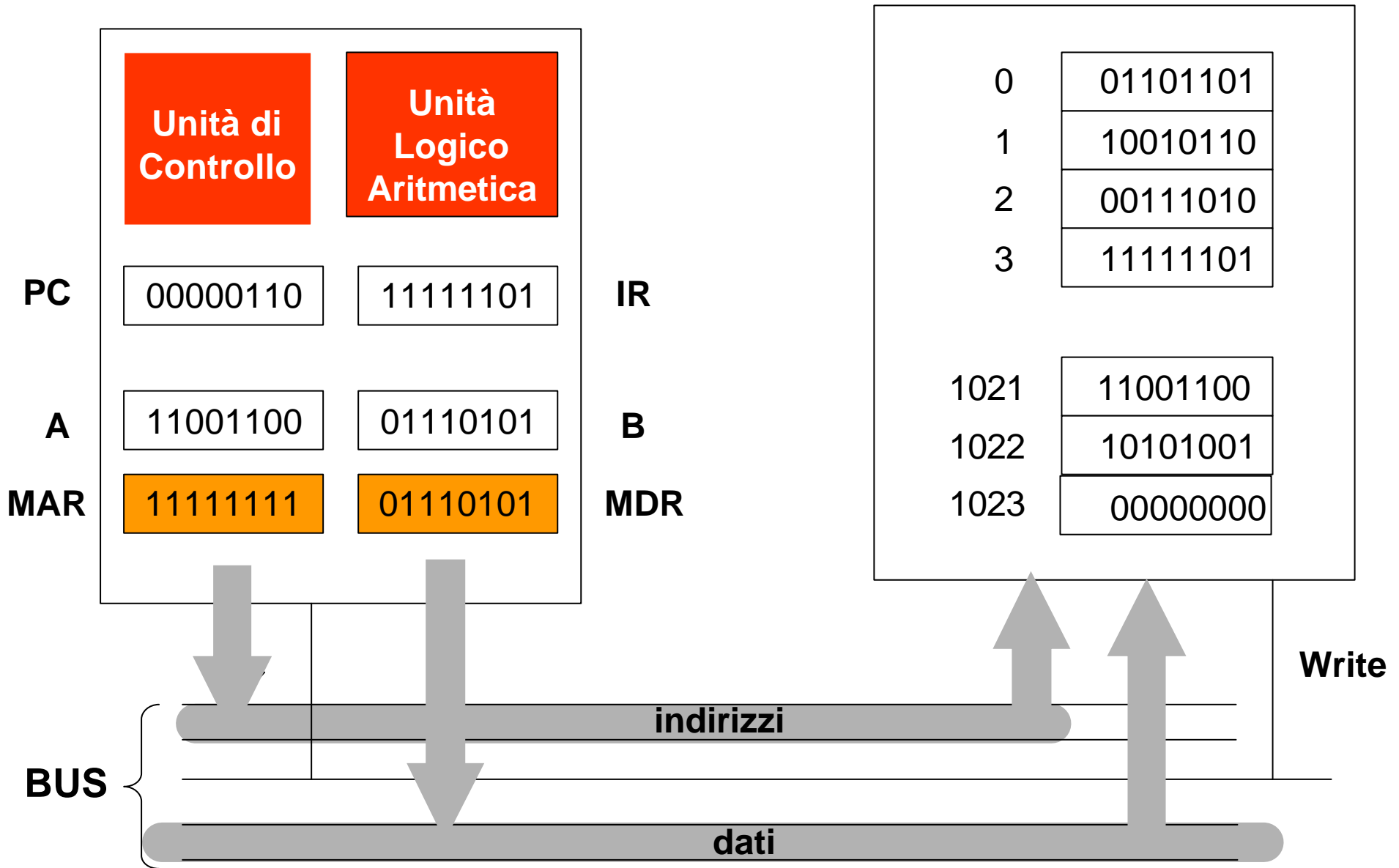
Fase OPERAND ASSEMBLY



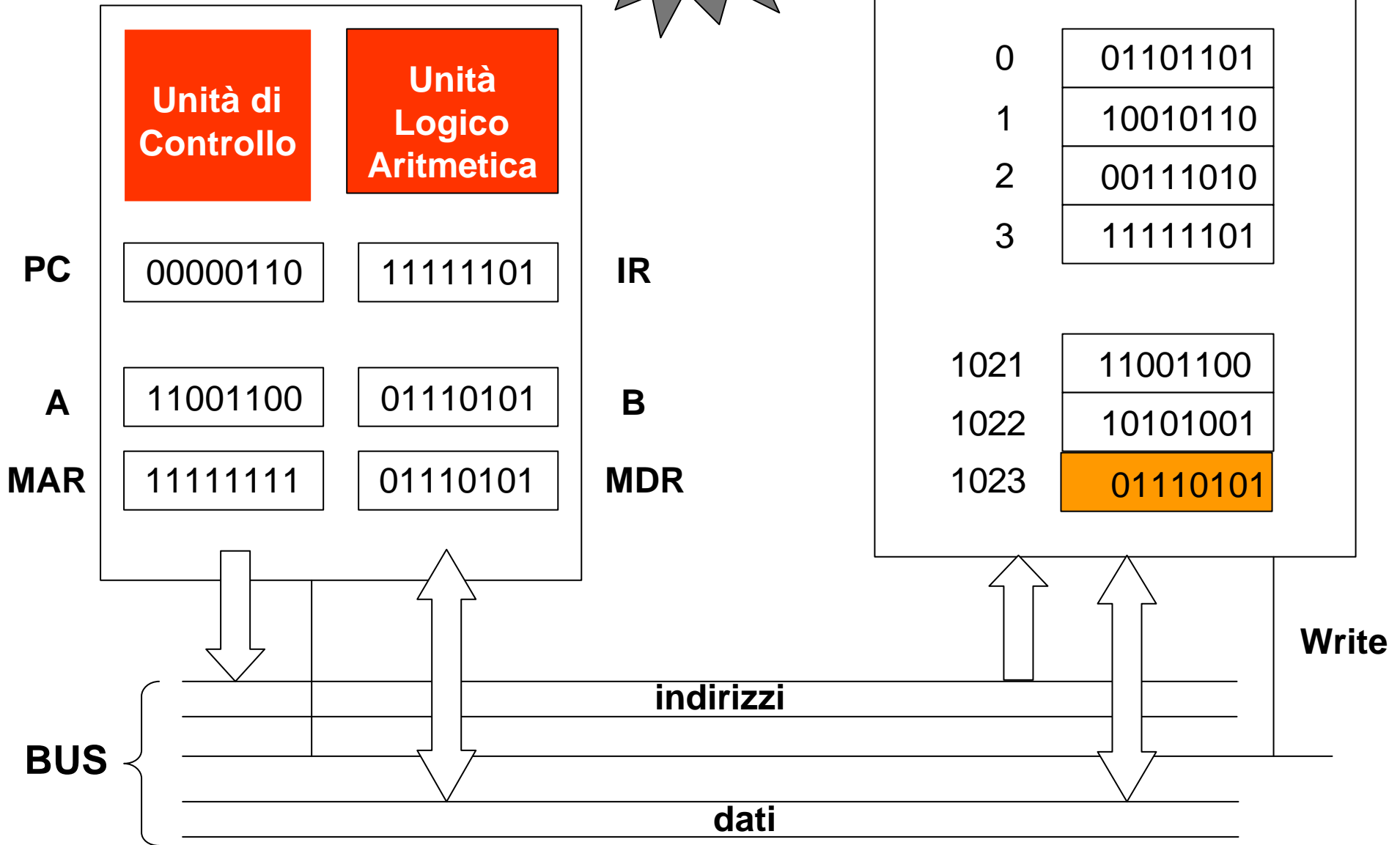
Fase EXECUTE



Fase STORE

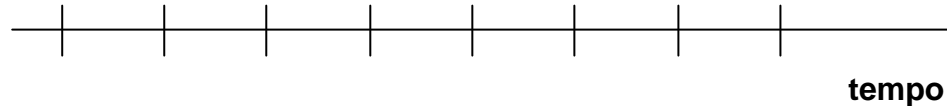


Fase STORE



Clock

- La CPU è sincronizzata da un orologio interno che procede a velocità costante (clock)
- I “clock ticks” definiscono gli istanti possibili per la progressione dei singoli passi eseguiti dal processore:



- tempo di ciclo = intervallo tra due ticks = secondi per ciclo
- clock rate (frequenza) = cicli al secondo (1 Hz. = 1 ciclo/sec)

1 MegaHertz = 1MHz = 10^6 cicli/sec

1 GigaHertz = 1GHz = 10^9 cicli/sec



Frequenze di clock maggiori indicano CPU più veloci