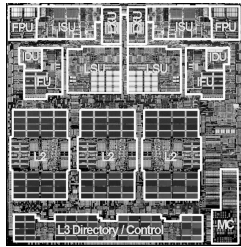




Università degli Studi
di Cassino



**Corso di
Calcolatori Elettronici II**

Introduzione

Anno Accademico 2006/2007

Francesco Tortorella

...chi siamo, da dove veniamo ?

- Fondamenti di Informatica I:
 - Strutture dati
 - Costrutti di programmazione
 - Algoritmi fondamentali
- Fondamenti di Informatica II:
 - Strutture dati complesse
 - Ricorsione
- Calcolatori Elettronici I:
 - Modello di programmazione del processore
 - Programmazione in linguaggio assembly
 - Rappresentazione dei dati
 - Elementi di progettazione logica dei circuiti

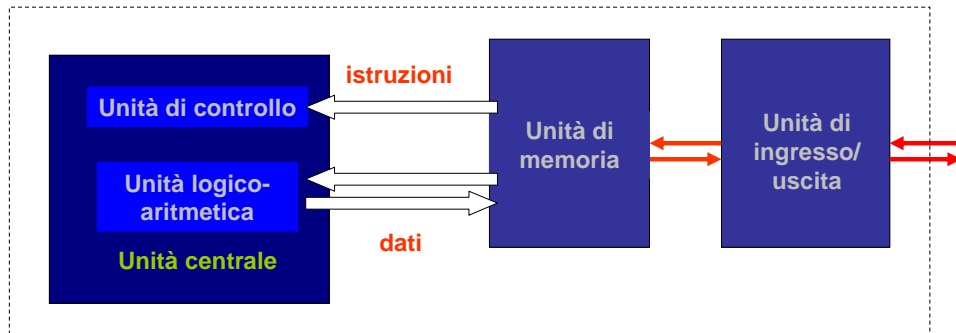
C / C++

Assembly

*Calcolatori Elettronici II
Introduzione - 1*

*F. Tortorella © 2007
Università degli Studi
di Cassino*

Organizzazione del calcolatore



Modello logico

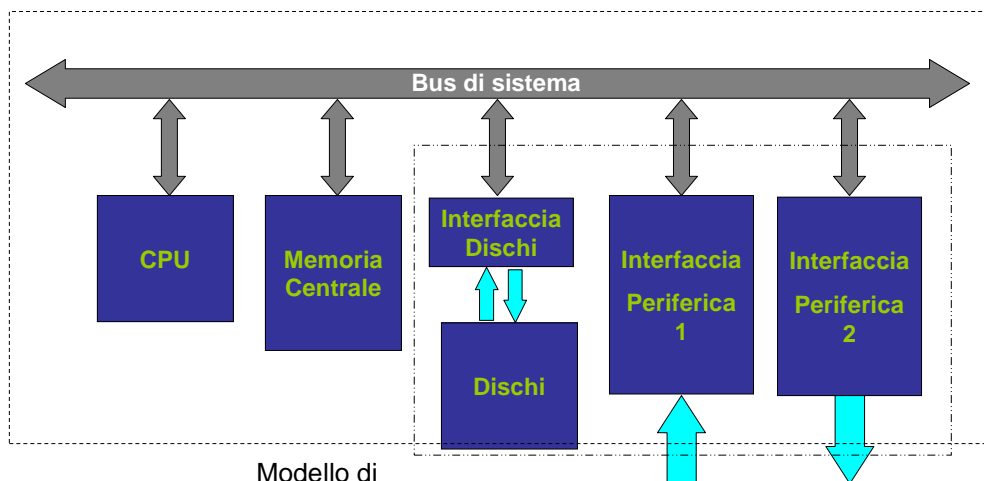
single componenti

flussi di dati e istruzioni

Calcolatori Elettronici II
Introduzione - 2

F. Tortorella © 2007
Università degli Studi
di Cassino

Modello di von Neumann



Modello di
implementazione

Calcolatori Elettronici II
Introduzione - 3

F. Tortorella © 2007
Università degli Studi
di Cassino

Architettura del processore MIPS

Microprocessor without Interlocking Pipe Stages

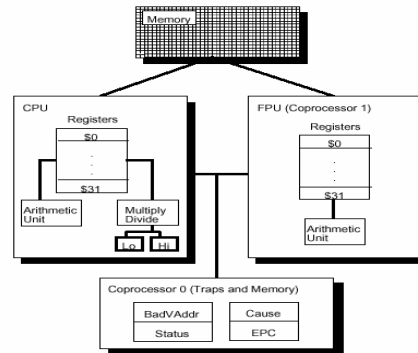
- Architettura Load/Store con istruzioni aritmetiche registro-registro a 3 operandi
- Istruzioni di 32-bit - 3 Formati (R, I, J)
- 32 registri generali di 32 bit (R0 contiene 0, R31 riceve l'indirizzo di ritorno) (+ HI, LO)
- Modi d'indirizzamento: Register, Immediate, Base+Offset, PC-relative
- Immediati a 16-bit + istruzione LUI

Architettura del processore MIPS

- Supporto per interi in complemento a 2 di 8 (byte), 16 (halfword) e 32 (word) bit e, con coprocessore opzionale, per numeri floating-point IEEE 754 singola e doppia precisione
- Branch semplici senza codici di condizione
- *Delayed branch* (l'istruzione dopo il salto viene comunque eseguita) e *Delayed load* (l'istruzione dopo una load non deve usare il registro caricato), senza interlock

Coprocessori

- Può supportare fino a 4 coprocessori, numerati da 0 a 3
- Il coprocessore di controllo del sistema (coprocessore 0) è integrato nel chip e gestisce la memoria e le eccezioni
- Il coprocessore floating-point (coprocessore 1) opzionale ha 32 registri di 32-bit (\$f0 - \$f31), di cui sono utilizzabili quelli di posto pari in semplice o doppia precisione



Calcolatori Elettronici II
Introduzione - 6

F. Tortorella © 2007
Università degli Studi
di Cassino

Registri del MIPS e convenzione di uso

32 registri generali da 32 bit →

registri speciali

PC

HI

LO

Register name	Number	Usage
\$zero	0	constant 0
\$at	1	reserved for assembler
\$v0	2	expression evaluation and results of a function
\$v1	3	expression evaluation and results of a function
\$a0	4	argument 1
\$a1	5	argument 2
\$a2	6	argument 3
\$a3	7	argument 4
\$t0	8	temporary (not preserved across call)
\$t1	9	temporary (not preserved across call)
\$t2	10	temporary (not preserved across call)
\$t3	11	temporary (not preserved across call)
\$t4	12	temporary (not preserved across call)
\$t5	13	temporary (not preserved across call)
\$t6	14	temporary (not preserved across call)
\$t7	15	temporary (not preserved across call)
\$s0	16	saved temporary (preserved across call)
\$s1	17	saved temporary (preserved across call)
\$s2	18	saved temporary (preserved across call)
\$s3	19	saved temporary (preserved across call)
\$s4	20	saved temporary (preserved across call)
\$s5	21	saved temporary (preserved across call)
\$s6	22	saved temporary (preserved across call)
\$s7	23	saved temporary (preserved across call)
\$t8	24	temporary (not preserved across call)
\$t9	25	temporary (not preserved across call)
\$k0	26	reserved for OS kernel
\$k1	27	reserved for OS kernel
\$gp	28	pointer to global area
\$sp	29	stack pointer
\$fp	30	frame pointer
\$ra	31	return address (used by function call)

Calcolatori Elettronici II
Introduzione - 7

F. Tortorella © 2007
Università degli Studi
di Cassino

Contenuti del corso

- Misura delle prestazioni
- Architettura del processore
- Sistema di bus
- Gerarchia di memoria
- Sistema di I/O

Calcolatori Elettronici II
Introduzione - 8

F. Tortorella © 2007
Università degli Studi
di Cassino

Organizzazione del corso

- Lezioni teoriche
- Esercitazioni
 - Non focalizzate sul linguaggio ma sull'architettura
 - Nuovo simulatore: MipsIt
- Modalità di esame:
 - Solo colloquio orale
- Sito web:
 - <http://webuser.unicas.it/tortorella>

Calcolatori Elettronici II
Introduzione - 9

F. Tortorella © 2007
Università degli Studi
di Cassino

Testo adottato:

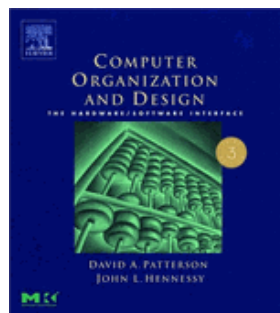
Patterson, Hennessy

Computer Organization and Design

The hardware/software interface

3rd edition

Morgan Kaufmann 2005



Calcolatori Elettronici II
Introduzione - 10

Versione italiana:

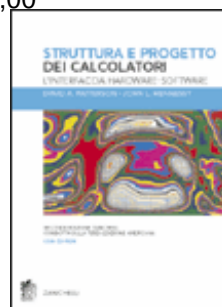
Patterson, Hennessy

Struttura e progetto dei calcolatori

Traduzione della 3a ed. inglese

Zanichelli

€ 54,00



F. Tortorella © 2007
Università degli Studi
di Cassino